

# 全新 ARINC 429 总线控制器 IP 内核与芯片的设计

欧比特(珠海)软件工程有限公司 唐芳福 蒋晓华 颜 军

欧比特(珠海)软件工程有限公司是一家专业从事高性能嵌入式产品研发的高科技公司,产品主要应用于航空航天、工业自动化控制、消费电子产品和嵌入式系统等领域。公司现在已经成功地推出了基于 ARINC (Aeronautical Radio Inc) 429 的全新知识产权内核 ARINC 429 IP,其独特设计能够缩短航空通信系统的开发时间,同时还将在内核成功流片为 OBT429-A42、OBT429-A21、OBT429-D42、OBT429-D21 四款芯片。

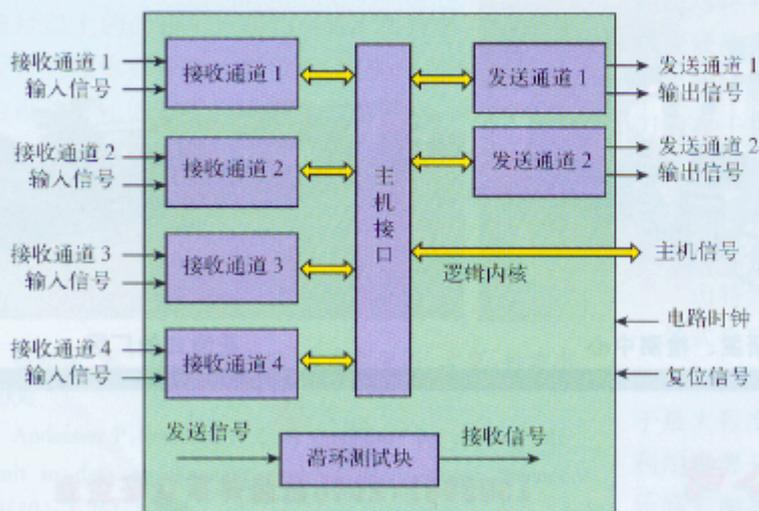
ARINC 429 总线在当代的运输机和相当数量的民航客机(如空中客车 A310/A320 和 A330/A340, 贝尔直升机, 波音 727、737、747、757 和 767 以及麦道 MD-11) 中有着广泛的应用。另外, ARINC 429 在导弹、雷达等领域也得到了应用。目前,国内对 ARINC 429 总线的设计一般都是基于国外公司的芯片完成的,如 Device Engineering 公司的 DE11016。它的缺点是路数有限,非常不灵活;另外,在军事、航空航天等电磁环境比较恶劣或者存在强辐射的应用领

域,其抗干扰性差,导致系统不能正常工作,特别是由辐射引起的单粒子翻转效应(SEU),直接影响到系统的正常运行,一旦发生错误会导致严重的后果。

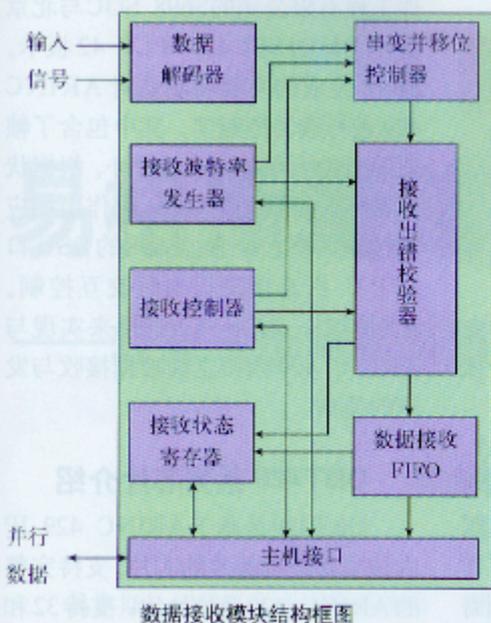
因此对 ARINC 429 总线的数据接收和发送通道数目进行可裁减的设计和抗辐射的设计成为目前对飞机机载总线接口研究的重点。在本项设计中,通过直接采用 Atmel 公司的抗辐射 FPGA AT40KEL040 来实现对 ARINC 429 总线的设计,这样既能根据需求对设计的路数进行灵活的裁减和功能的扩展,同时将 ARINC 429 作为一个 IP 内核,这有利于缩短航空通信系统的开发时间并提升其性能。另外由于将 ARINC 429 与采用抗辐射工艺制造,并且与具有单粒子翻转加强单元的 AT40KEL040 FPGA 同时使用,更使之成为具有固件错误免疫力的可编程 ARINC 429 总线解决方案。

## ARINC 429 规范简介

ARINC 429 规范是为了在航空电子设备之间传输数字数据信息而制定的一个航空运输的工业标准。ARINC 429 具有接口方便、数据传



ARINC 429 总线控制器内部逻辑设计框图



数据接收模块结构框图

传输可靠的特点。总线采用双绞屏蔽线传输信息，通过一对双绞线反相传输。ARINC 429 数据发送时经过二级差分驱动，调制方式则采用双极归零制的三态码方式，具有很强的抗干扰能力。ARINC 429 协议的数据格式为 32/25bit 字(Word)。在连续传送数据时，以每个字之间至少插入 4 个空(Null, 4 bit 的时间)的状态进行隔离，亦即字间隙。每个字包含 1bit 校验位、8bit 标号等。传输率可低可高(12.5kbps 或 100kbps)。

## ARINC 429 总体设计方案

### 1 ARINC 429 总线通信原理

ARINC 429 总线的主要功能是在 ARINC 429 信号及相关外设之间起到桥梁作用。在接收时能接收双极归零制的 ARINC 429 信号并将其转换为数字信号送入计算机或其他设备进行处理，又可将计算机或其他设备发出的数字信号转换为 ARINC 429 信号输出。

### 2 ARINC 429 总线内核总体设计思路

ARINC 429 信号的识别和发出采用调制解调电路，由于该电路以模拟电路为主，在 FPGA 上不易实现，内核设计采用第三方芯片，在 OBT

429 芯片的某些型号的设计当中进行了集成。接收部分将 ARINC 429 信号转换为数字电路可以识别的 CMOS 电平，内核设计采用 DEI(Device Engineering Inc)公司的 DEI1044 芯片，发送部分则采用 DEI 公司的线性驱动芯片 BD429 将 CMOS 电平转换为 ARINC 429 信号。

内部逻辑设计按照 ARINC 429 信号的编码格式、特点、传输规则、协议要求，为提高该设计的智能化、灵活化作了如下设计：(1) 支持 32 和 25 位字长模式；(2) 主机接口为异步 16 位数据模式，操作遵循

Intel/Motorola 时序模式；(3) 各个接收通道与发送通道各自独立；(4) 接收通道与发送通道个数可根据需要灵活地进行裁减或增加；(5) 支持内部滞环自测模式；(6) 内置触发深度可设的 FIFO；(7) 波特率可在一定范围内灵活设置；(8) 可对奇偶校验，LABEL 校验可进行选择设置。

## 基于 FPGA AT40KEL040 的 ARINC 429 总线控制器内核的设计实现

本设计利用 VHDL 语言实现 ARINC 429 总线控制器逻辑内核的设计，同时在 Atmel 公司具有 SEU 保护的抗辐射 FPGA AT40KEL040 上实现了其逻辑内核的功能，这样就无需再做三模冗余(TMR)电路，节省了逻辑资源，同时又大大简化了外部电

路的连接复杂性，而内部电路又具有灵活的可编程性，从而大大提高了系统的性能和抗干扰能力。

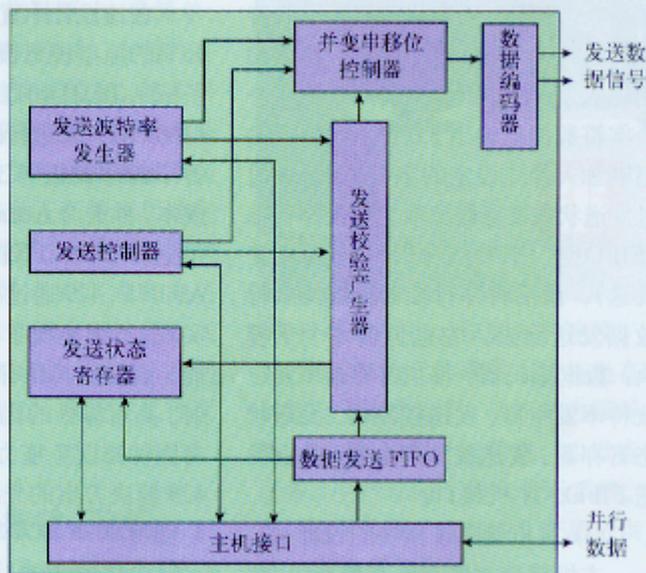
### 1 逻辑电路的设计

ARINC 429 总线控制器设计为低电平复位有效，电路时钟为 1~20MHz，根据用户需求灵活设置。分 4 个子模块，分别为接收通道模块、发送通道模块、主机接口模块、内部滞环自测模块。通过这 4 个子模块的相互通信与控制达到设计的目标和要求。下面分别简要地讨论各个子模块的设计方法和过程。

#### (1) 接收通道子模块的设计。

该模块实现的功能是接收输入的串行数据，并将其转换成并行数据，同时还负责数据的校验。其中主要包括 8 个子模块：数据解码器、移位控制器、接收波特率发生器、接收控制器、接收状态寄存器、接收出错校验器(奇偶校验、字间隔校验、位间隔校验、SDI 校验、label 校验)、数据接收 FIFO、主机接口。

接收数据时，接收到的数据首先滤波然后经过数据解码器解码，随后经移位控制器将串行数据变为并行数据，再经接收出错校验器对解码后的数据进行检验，此时接收波特率发生器可产生与发送终端一致的接收速



数据发送模块结构框图

表1 OBT429系列芯片信息

产品编号	接收通道数目	发送通道数目	是否内置 Line Receiver	是否内置 Line Driver	封装形式	电源/V
OBT429-A42	4	2	是	是	CDIP48	±5
OBT429-A21	2	1	是	是	CDIP40	±5
OTB429-D42	4	2	否	否	CDIP48	5
OBT429-D21	2	1	否	否	CDIP40	5

率,该速率是可编程的,可以在8~120kbps进行灵活配置;通过接收出错校验器、接收控制器和接收状态寄存器可对数据的合法性进行自动控制;如果接收到的数据校验无误则存入数据接收FIFO,否则放弃,这样通过接收通道就可以排除一些无用的信息,减少了主机的负担,另外,FIFO也做了相应的标志位,如满标志位、空标志位、半满标志位,当满标志位有效时产生FIFO中断给主机,主机响应后通过主机接口读写数据接收FIFO,这样就实现了主机与接口通道部分的通信,同时也大大减少了主机的负担,使主机有更多的时间去做其他的工作。初始化时,可以设置字格式为32bit或25bit。

#### (2) 发送通道子模块的设计。

该模块实现的功能是将主机发送来的并行数据暂存在数据发送FIFO中等待发送命令。一旦接收到发送控制命令,FIFO又为非空,发送波特率到达时则FIFO输出数据,根据初始化的25bit或32bit值来判断是否一个字符数据已输出FIFO,如果已输出则加入预先设定的字符间隔。可通过发送状态寄存器读取它的工作状态(FIFO空、FIFO满和FIFO是否正在发送),最后将并行数据转换为串行数据发送出去。它也包含8个子模块:数据编码器、移位寄存器、发送波特率发生器、发送控制器、发送状态寄存器、发送校验产生器、数据发送FIFO、主机接口。

#### (3) 主机接口子模块的设计。

主机接口主要有读写信号线、中断信号线、地址信号线以及数据信号

线,该模块的主要功能是提供一个主机与其他模块进行信息交换的一个接口。

#### (4) 内部滞环自测子模块的设计。

内部滞环自测子模块的功能是将ARINC 429总线控制器直接通过跟主机通信就能判断出该模块是否工作正常。在本设计中通过主机对控制寄存器进行控制,可将模式设置为正常模式或自测模式。在自测模式下电路设计成将输出信号TX在模块内部直接接到输入信号RX,这样主机通过比较输入与输出就可以知道模块的工作状况。

### 2 ARINC 429总线控制器内核在FPGA AT40KEL040中的实现

AT40KEL040是一款基于SRAM的航天专用FPGA,单粒子翻转加强单元无需三模冗余,是采用抗辐射工艺制造的高性能FPGA。

在该设计中直接采用Atmel公司的原型板母板ATDH40M,子板ATDH40D160-MQFP(160PIN)来进行配置,大大节省了画印制板等工作的时间和成本,并配合Atmel的集合软件包里的IDS、CPS软件完成配置。ARINC 429通过在FPGA中的实现,不但实现了其逻辑内核功能,而且使其具有高性能、抗辐射、高可靠性的优点,开创了国内具有固件错误免疫力的可编程ARINC 429解决方案的先河。

### 3 使用S698 SOC与AEC429-PCI-42对内核的测试

测试时选用了欧比特(珠海)软

件工程有限公司的S698 SOC与北京神州飞航的SEC429-PCI-42板卡。S698完成的主要功能是对ARINC 429进行读写控制字,其中包含了帧间隔长度大小等信息。另外,根据状态寄存器反馈来的信息,可作出相应的控制调整,并通过S698的DSU口与PC机连接进行实时交互控制。AEC429-PCI-42则用来实现与ARINC 429内核之间数据接收与发送的通信。

## OBT429系列芯片介绍

OBT429是基于ARINC 429 IP内核成功进行流片的芯片。支持完整的ARINC 429通信协议;支持32和25位字长模式;HOST接口遵循Intel/Motorola时序模式,数据总线宽度为16位;集成多个接收通道和发送通道,且各个通道相互独立;中断可编程;支持内部滞环自测;除支持自动字间间隙检查等功能外,其中在



OBT429 芯片测试系统



OBT429-D21 芯片

OBT429-A42/A21两款片内还集成了Line Receiver和Line Driver,这样就无需再接第三方芯片。OBT429系列有陶瓷封装CDIP48和CDIP40两种,温度范围-55~+125℃。

(责编 依然)