



立体封装计算机模块 用户手册

文件编号： ORBITA/SY-OBC01-UMM-01

目 录

1	引言	1
2	主要性能参数	1
3	总体结构	2
4	微处理器	3
5	电源转换芯片	3
6	数据存储器 SRAM	3
7	程序存储器 FLASH	3
8	电源监测/系统复位芯片	4
9	晶振	4
10	串口电平转换芯片	4
11	1553B 电平转换芯片	4
12	模块管脚分配	5
12.1	管脚分配	5
12.2	管脚描述及封装尺寸	5
13	时钟管理模块	11
13.1	时钟管理模块结构	11
13.2	时钟管理模块工作原理	12
14	存储器控制器	13
14.1	存储器控制器的地址分配	13
14.2	存储器控制器的 IO 区访问时序	13
14.3	存储器控制器的 ROM 与 SRAM 的访问	14
14.4	存储器控制器的八位和十六位 I/O 访问	14
14.5	相关寄存器	15
15	中断控制器	16
15.1	一级中断控制器	16
15.2	二级中断控制器	17
15.3	寄存器设置	18
15.3.1	一级中断控制器的寄存器设置	18
15.3.2	二级中断控制器的寄存器设置	20
16	普通通用异步串口	21
16.1	普通 UART 结构	21
16.1.1	普通 UART 功能及操作	22
16.1.2	普通 UART 寄存器设置	23
17	通用定时器和看门狗	25

17.1 模块结构.....	25
17.2 端口信号描述.....	26
17.3 寄存器设置.....	26
18 专用定时器.....	28
18.1 专用定时器模块结构.....	29
18.2 专用定时器模块端口信号描述.....	29
18.3 专用定时器模块寄存器设置.....	29
19 GPIO 接口.....	30
19.1 GPIO 结构.....	31
19.2 GPIO 寄存器设置.....	31
20 专用计数器.....	31
20.1 专用计数器结构.....	31
20.2 专用计数器工作原理.....	32
20.3 专用计数器寄存器设置.....	33
21 外部中断模块.....	36
22 ADC 模块.....	40
22.1 ADC 工作过程.....	40
22.2 ADC 寄存器设置.....	41
23 1553B 总线控制器.....	42
23.1 主要特征.....	42
23.2 结构描述.....	43
23.3 功能描述.....	46
23.3.1 总线控制器 (BC).....	46
23.3.2 远程终端 (RT).....	46
23.3.3 总线监视器 (BM).....	47
23.4 寄存器定义及描述.....	47
23.4.1 中断屏蔽寄存器 (IMR).....	47
23.4.2 BC 配置寄存器 1 (BC-CFG1).....	49
23.4.3 RT 配置寄存器 1 (RT-CFG1).....	50
23.4.4 配置寄存器 2 (CFG2).....	51
23.4.5 启动/复位寄存器 (SRR).....	52
23.4.6 BC/RT 命令堆栈指针寄存器.....	53
23.4.7 BM 数据堆栈指针寄存器.....	53
23.4.8 时间标签寄存器.....	53
23.4.9 中断状态寄存器.....	54
23.4.10 配置寄存器 3.....	55
23.4.11 配置寄存器 4.....	56
23.4.12 配置寄存器 5.....	56
23.4.13 BM 数据堆栈指针计数寄存器.....	57
23.4.14 RT 状态字寄存器.....	57

23.4.15	RT BIT 字寄存器.....	58
23.4.16	BC 控制字	59
23.4.17	BC 命令字.....	60
23.4.18	BC 块状态字	60
23.4.19	RT 子地址控制字.....	61
23.4.20	RT 块状态字	62
23.4.21	BM 数据属性 (BM_IDENTIFICATION)	63
23.5	模块工作方式描述	64
23.5.1	BC 总线控制器工作方式.....	64
23.5.1.1	BC 存储器地址分配.....	64
23.5.1.2	BC 存储器管理.....	64
23.5.1.3	BC 消息格式.....	65
23.5.2	RT 远程终端工作方式.....	66
23.5.2.1	RT 存储器地址分配.....	66
23.5.2.2	RT 存储器查找表.....	67
23.5.2.3	RT 存储器非法命令表地址分配	67
23.5.2.4	RT 存储器忙位查找表地址分配	68
23.5.2.5	RT 存储器方式代码选择中断表	69
23.5.2.6	RT 存储器方式代码选择中断地址分配	69
23.5.2.7	RT 方式代码数据表.....	70
23.5.2.8	IP 核实现的方式代码.....	70
23.5.2.9	RT 单缓冲存储器管理.....	70
23.5.2.10	RT 循环缓冲存储器管理.....	71
23.5.2.11	RT 双缓冲存储器管理	72
23.5.3	BM 总线监视器工作方式.....	72
23.5.3.1	BM 存储器地址分配.....	72
23.5.3.2	BM 存储器管理.....	73
23.5.3.3	时序图	73
23.6	应用案例.....	74
23.6.1	外围接口	74
23.6.2	BC 总线控制器应用.....	74
23.6.3	RT 远程终端应用.....	75
23.6.4	BM 总线监视器应用.....	77
24	电气特性	78
25	附录 A: 寄存器总列表	79
26	附录 B: BC 示例程序	84
27	附录 C: RT 示例程序	90
28	附录 D: BM 示例程序	95

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 1 页 共 95 页

1 引言

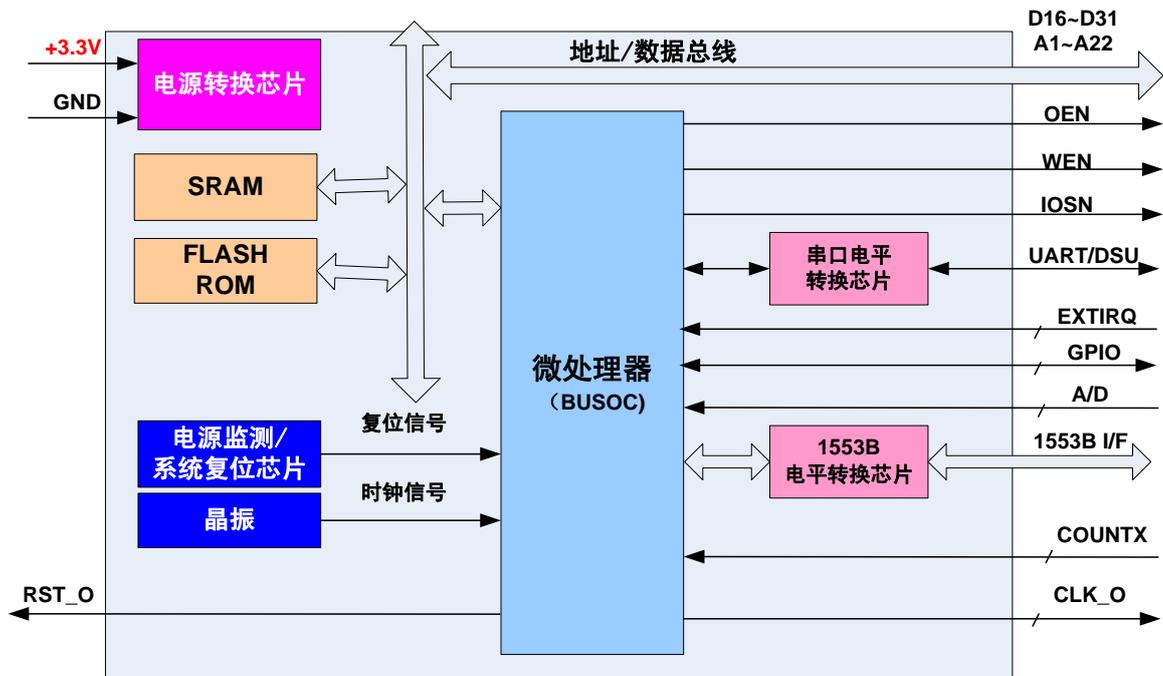
立体封装计算机模块 SIP-12A，以下简称 SIP-12A，SIP-12A 是一款基于总线型 SOC 芯片 BUSOC 的立体封装计算机模块，其以北京航天自动控制研究所和珠海欧比特控制工程股份有限公司共同研制的总线型 SOC 芯片 BUSOC 为核心，集成电源管理模块、数据存储 SRAM 模块、程序存储器 FLASH 模块、1553B 总线电平转换/驱动模块等。

2 主要性能参数

- 1、处理器主频:最大 200MHz;
- 2、数据存储器 SRAM: 4Mbytes;
- 3、程序存储器 FLASH: 4Mbytes;
- 4、外部数据总线宽度: 16 位;
- 5、外部寻址地址空间: 2M;
- 6、外部中断: 8 路;
- 7、GPIO:8 路;
- 8、A/D 转换: 4 路;
- 9、计数器输入: 12 路
- 10、1553B 总线接口: 1 路 (A/B 冗余)
- 11、RS232 串行通信接口: 1 路;
- 12、DSU 调试串口: 1 路;
- 13、电源电压 3.3V;
- 14、兼容 LVTTTL 电平;
- 15、封装形式: 144 脚 QFP

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 2 页 共 95 页

3 总体结构



SIP-12A 内部构成框图

各个模块说明如下：

- 1) 微处理器：采用总线型 32 位 SPARC 架构 SOC 芯片；
- 2) 电源转换芯片：为系统提供 3.3V 和 1.8V 电源；
- 3) SRAM：数据存储器；
- 4) Flash ROM：程序存储器；
- 5) 电源监测/系统复位芯片：监测系统电源、提供系统复位信号；
- 6) 晶振：提供系统时钟信号；
- 7) 串口电平转换芯片：为 UART 一级 DSU 提供串口电平转换；
- 8) 1553B 电平转换芯片：为 1553B 接口电平转换。

SIP-12A 计算机模块采用 PCB 堆叠立体封装工艺，内部共分四层：处理器层、数据存储器层、程序存储器层、总线接口层。

处理器层：包括 32 位 SPARC 架构 SOC、晶振、电源转换芯片等；

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 3 页 共 95 页

数据存储层：包括 2 片 1024K*16bit SRAM

程序存储层：包括 1 片 2048K*16bit FLASH

总线接口层：包括 1553B 电平转换、串口电平转换、复位、电源管理等电路。

4 微处理器

BUSOC 芯片采用 AMBA2.0 为片内互联总线，以基于 SPARC-V8 (IEEE-1754) 标准的 32 位 RISC 处理器为整型单元 (IU)，并集成了遵循 IEEE-754 标准的双精度浮点处理单元 (FPU) 和高性能的硬件乘除法器。BUSOC 芯片采用哈佛结构，指令总线同数据总线分离，具有彼此分离的大容量指令 Cache 和数据 Cache。此外，BUSOC 芯片内部还集成了大量片上外设模块，如 1553B 总线控制器、在线硬件调试支持单元 (DSU)、存储器控制器、中断控制器、定时器、GPIO 接口、看门狗、UART 控制器、ADC 模块等。

5 电源转换芯片

电源转换芯片负责把输入的 3.3V 电源电压转换成 1.8V 给 BUSOS 提供内核电压。

6 数据存储 SRAM

SIP-12A 的数据存储器由 2 片 1024K*16bit SRAM 构成。总容量为 4Mbytes。SIP-12A 模块上电后，主动把程序从 FLASH 中加载到数据存储器 SRAM 中运行。

7 程序存储器 FLASH

SIP-12A 的程序存储器由 1 片 2048K*16bit FLASH 构成。它用来存储用户程序，在模块上电后，程序被加载到 SRAM 内快速高效的运行。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 4 页 共 95 页

8 电源监测/系统复位芯片

复位芯片一直监控电源电压，提供稳定可靠的复位信号来确保 BUSOS 正常工作。

9 晶振

有源晶振为 BUSOS 及 1553B 模块提供高精度的稳定时钟。它的输出频率为 10MHz。

10 串口电平转换芯片

串口电平转换芯片为 BUSOS 提供 UART 和 DSU 接口的 RS232 电平转换。实现模块的 UART 和 DSU 输入输出为 RS232 电平。

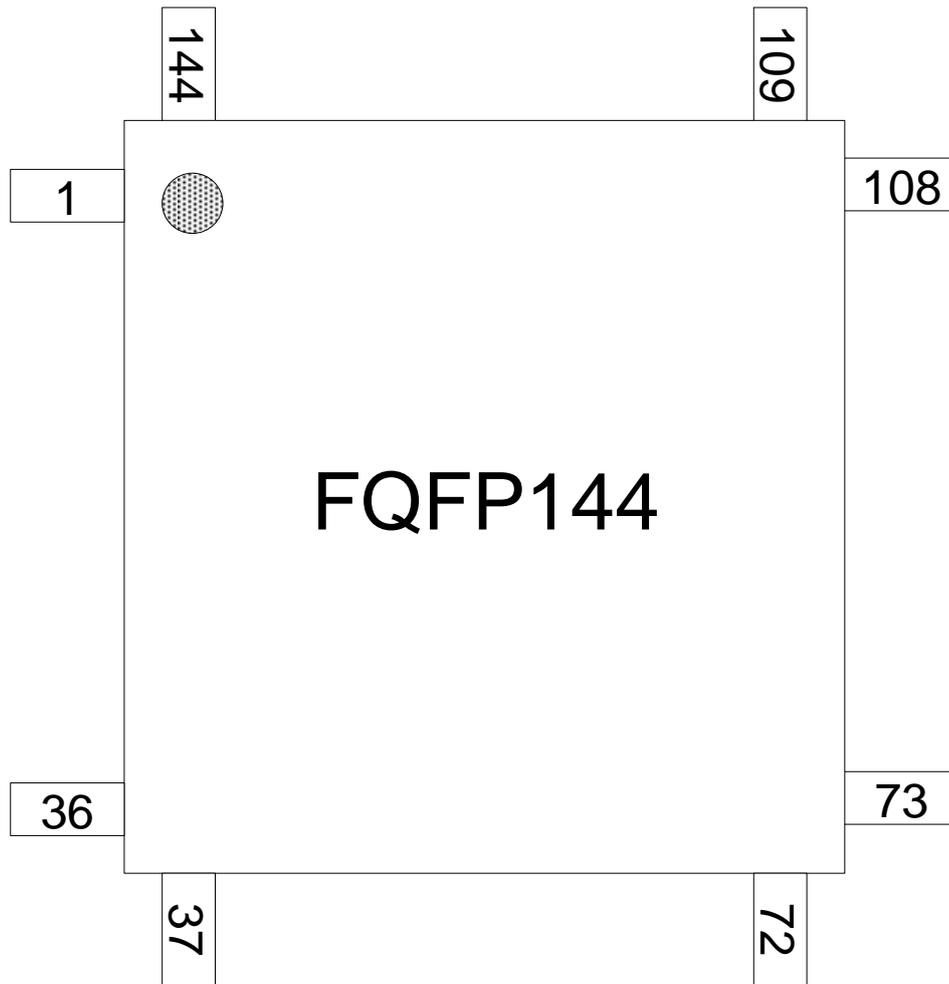
11 1553B 电平转换芯片

1553B 电平转换芯片实现 1553B 的逻辑电平与总线信号的互相转换。从而实现 SIP-12A 模块可以通过耦合变压器直接挂接到 1553B 总线。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 5 页 共 95 页

12 模块管脚分配

12.1 管脚分配



SIP-12A 的管脚分配

12.2 管脚描述及封装尺寸

表 1. 管脚描述

名称	管脚号	类型	描述
地	1	电源	电源地
3.3V	2	电源	3.3V 电源输入

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 6 页 共 95 页

A0	3	输出	地址总线
A1	4	输出	地址总线
A2	5	输出	地址总线
A3	6	输出	地址总线
A4	7	输出	地址总线
A5	8	输出	地址总线
A6	9	输出	地址总线
A7	10	输出	地址总线
A8	11	输出	地址总线
A9	12	输出	地址总线
A10	13	输出	地址总线
A11	14	输出	地址总线
A12	15	输出	地址总线
A13	16	输出	地址总线
A14	17	输出	地址总线
A15	18	输出	地址总线
A16	19	输出	地址总线
A17	20	输出	地址总线
A18	21	输出	地址总线
A19	22	输出	地址总线
A20	23	输出	地址总线
A21	24	输出	地址总线
D0	25	输入/输出	数据总线
D1	26	输入/输出	数据总线
D2	27	输入/输出	数据总线
D3	28	输入/输出	数据总线
D4	29	输入/输出	数据总线
D5	30	输入/输出	数据总线
D6	31	输入/输出	数据总线
D7	32	输入/输出	数据总线
D8	33	输入/输出	数据总线
D9	34	输入/输出	数据总线
3.3V	35	电源	3.3V 电源输入
地	36	电源	电源地
地	37	电源	电源地
3.3V	38	电源	3.3V 电源输入
D10	39	输入/输出	数据总线
D11	40	输入/输出	数据总线
D12	41	输入/输出	数据总线
D13	42	输入/输出	数据总线
D14	43	输入/输出	数据总线

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 7 页 共 95 页

D15	44	输入/输出	数据总线
D16	45	输入/输出	数据总线
D17	46	输入/输出	数据总线
D18	47	输入/输出	数据总线
D19	48	输入/输出	数据总线
D20	49	输入/输出	数据总线
D21	50	输入/输出	数据总线
D22	51	输入/输出	数据总线
D23	52	输入/输出	数据总线
D24	53	输入/输出	数据总线
D25	54	输入/输出	数据总线
D26	55	输入/输出	数据总线
D27	56	输入/输出	数据总线
D28	57	输入/输出	数据总线
D29	58	输入/输出	数据总线
D30	59	输入/输出	数据总线
D31	60	输入/输出	数据总线
空脚	61		无连接
空脚	62		无连接
IOSEL	63	输出	I0 空间片选, 低电平有效
OE	64	输出	总线读信号输出
WR	65	输出	总线写信号
GPIO0	66	输入/输出	通用 I0 口
GPIO1	67	输入/输出	通用 I0 口
GPIO2	68	输入/输出	通用 I0 口
GPIO3	69	输入/输出	通用 I0 口
3.3V	70	电源	3.3V 电源输入
地	71	电源	电源地
地	72	电源	电源地
3.3V	73	电源	3.3V 电源输入
GPIO4	74	输入/输出	通用 I0 口
GPIO5	75	输入/输出	通用 I0 口
GPIO6	76	输入/输出	通用 I0 口
GPIO7	77	输入/输出	通用 I0 口
空脚	78		无连接
空脚	79		无连接
空脚	80		无连接
空脚	81		无连接
空脚	82		无连接
空脚	83		无连接

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 8 页 共 95 页

空脚	84		无连接
外部中断 0	85	输入	外部中断 0 输入
外部中断 1	86	输入	外部中断 1 输入
外部中断 2	87	输入	外部中断 2 输入
外部中断 3	88	输入	外部中断 3 输入
外部中断 4	89	输入	外部中断 4 输入
外部中断 5	90	输入	外部中断 5 输入
外部中断 6	91	输入	外部中断 6 输入
外部中断 7	92	输入	外部中断 7 输入
专用计数器 0 输入	93	输入	专用计数器 0 外部信号 输入
专用计数器 1 输入	94	输入	专用计数器 1 外部信号 输入
专用计数器 2 输入	95	输入	专用计数器 2 外部信号 输入
专用计数器 3 输入	96	输入	专用计数器 3 外部信号 输入
专用计数器 4 输入	97	输入	专用计数器 4 外部信号 输入
专用计数器 5 输入	98	输入	专用计数器 5 外部信号 输入
专用计数器 6 输入	99	输入	专用计数器 6 外部信号 输入
专用计数器 7 输入	100	输入	专用计数器 7 外部信号 输入
专用计数器 8 输入	101	输入	专用计数器 8 外部信号 输入
专用计数器 9 输入	102	输入	专用计数器 9 外部信号 输入
专用计数器 10 输入	103	输入	专用计数器 10 外部信号 输入
专用计数器 11 输入	104	输入	专用计数器 11 外部信号 输入
空脚	105		无连接
空脚	106		无连接
3.3V	107	电源	3.3V 电源输入
地	108	电源	电源地
地	109	电源	电源地
3.3V	110	电源	3.3V 电源输入
空脚	111		无连接
空脚	112		无连接

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 9 页 共 95 页

空脚	113		无连接
空脚	114		无连接
空脚	115		无连接
空脚	116		无连接
空脚	117		无连接
空脚	118		无连接
PLL 旁路输入	119	输入	输入 ‘0’ PLL 使能, ‘1’ 禁止 PLL
PLLMUL0	120	输入	PLL 倍频数数输入 ^{注1}
PLLMUL1	121	输入	PLL 倍频数数输入 ^{注1}
PLLMUL2	122	输入	PLL 倍频数数输入 ^{注1}
PLLMUL3	123	输入	PLL 倍频数数输入 ^{注1}
PLLDIV0	124	输入	PLL 分频数数输入 ^{注2}
PLLDIV1	125	输入	PLL 分频数数输入 ^{注2}
系统时钟输出	126	输出	输出设定的系统工作时钟频率
复位输出	127	输出	系统复位成功后输出高电平 3.3V
ADC 输入 0	128	模拟输入 0	ADC 采集输入信号 0, 可输入 0 到 3.3V
ADC 输入 1	129	模拟输入 1	ADC 采集输入信号 1, 可输入 0 到 3.3V
ADC 输入 2	130	模拟输入 2	ADC 采集输入信号 2, 可输入 0 到 3.3V
ADC 输入 3	131	模拟输入 3	ADC 采集输入信号 3, 可输入 0 到 3.3V
DSU232 输出	132	输出	调试接口的 RS232 电平输出
UART0 输出	133	输出	UART0 的 RS232 电平输出
UART1 输出	134	输出	UART1 的 RS232 电平输出
DSU232 输入	135	输入	调试接口的 RS232 电平输入
UART0 输入	136	输入	UART0 的 RS232 电平输入
UART1 输入	137	输入	UART1 的 RS232 电平输入
1553BCHA	138	差分输入\输出	1553B 通道 A 的输入输入\输出信号
1553BCHAN	139	差分输入\输出	1553B 通道 A 的输入输入\输出信号
1553BCHB	140	差分输入\输出	1553B 通道 B 的输入输入\输出信号
1553BCHBN	141	差分输入\输出	1553B 通道 B 的输入输入

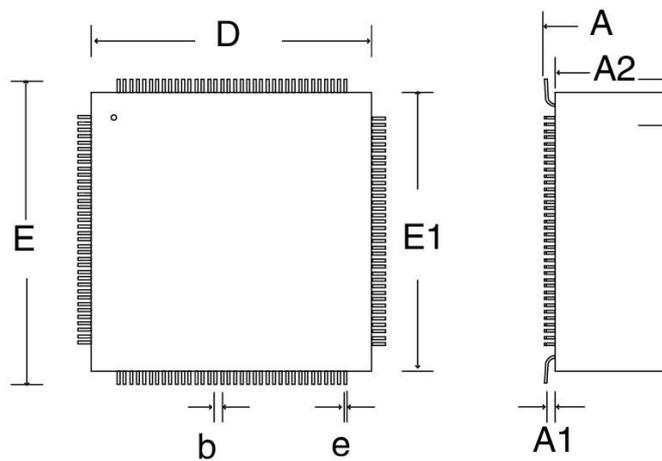
	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 10 页 共 95 页

		出	\输出信号
3.3V	142	电源	3.3V 电源输入
3.3V	143	电源	3.3V 电源输入
地	144	电源	电源地

注1 倍频因子= (15+PLLMUL)

注2 分频因子= $2^{PLLDIV[1:0]}$; $F_{SYS}=F_{COS} * \text{倍频因子} \setminus \text{分频因子}$

结构尺寸



	Min	Max
A	16.40	17.40
A1	1.25	1.65
A2	15.45	15.75
D	34.40	34.60
E	37.40	38.50
E1	34.40	34.60
b	0.80	
e	0.35	
Unit: mm		

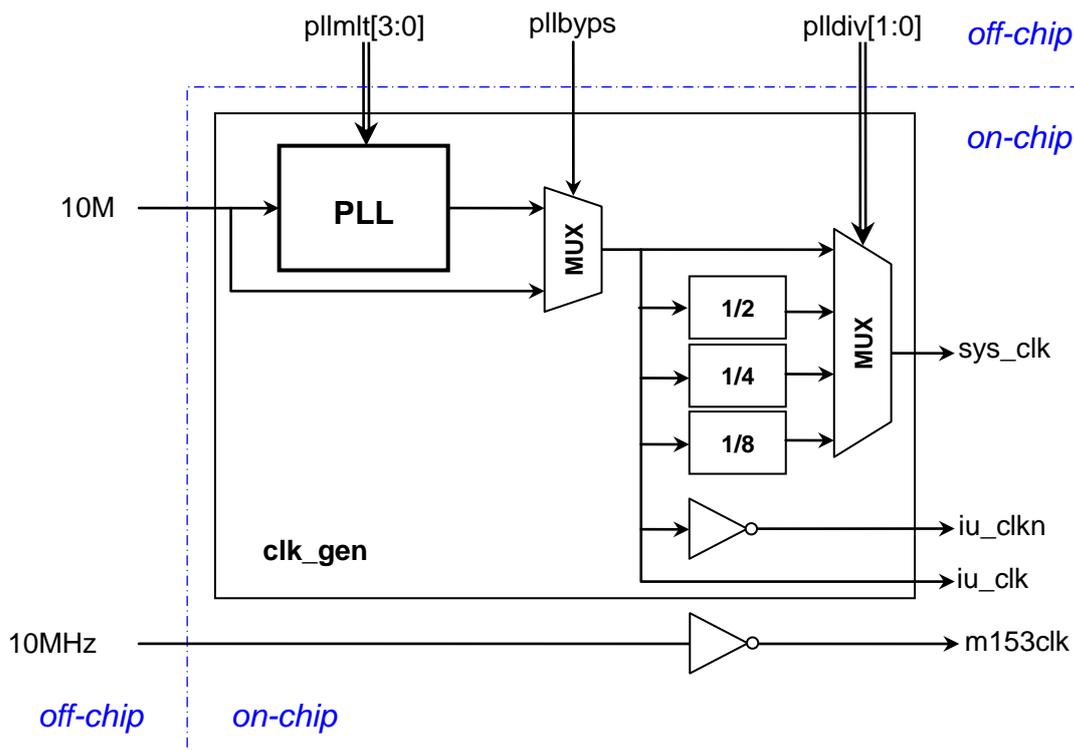
	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 11 页 共 95 页

13 时钟管理模块

BUSOC 芯片内部主要可以分为四个时钟域，IU 时钟域、IUN 时钟域、SYSCLK 时钟域、1553 时钟域。其中 1553 时钟域由有源晶振输入的时钟直接驱动，而 IU 时钟域、IUN 时钟域、SYSCLK 时钟域则由芯片内部的时钟管理模块提供的时钟信号驱动。

13.1 时钟管理模块结构

如下图所示，BUSOC 芯片内部的时钟管理模块主要包括锁相环（PLL）和相应的控制逻辑。其中 PLL 产生时钟信号，其参考时钟源由模块内的有源晶振提供，PLL 的倍频参数通过模块的 `clkmlt[3:0]` 引脚的电平进行设定。芯片的 `pllbyps` 引脚还可以选择是否要将旁路。然后时钟信号被分为两路，一路直接送给高速时钟域 (`iu_clk` 和 `iu_clkn`)，另一路则经过分频后送给低速时钟域 (`sys_clk`)，分频参数由模块的 `clkdiv[1:0]` 引脚的电平进行设定。



	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 12 页 共 95 页

BUSOC 时钟管理模块结构图

13.2 时钟管理模块工作原理

BUSOC 时钟管理模块主要包括 PLL 和相应的控制逻辑。

- PLL 的参考时钟信号 `pll_ref` 直接由模块的有源晶振提供；
- 在系统复位信号有效时，控制逻辑自动锁存 `pllmlt[3: 0]` 上的电平信息作为 PLL 的时钟倍频参数，此参数仅仅在系统复位期间由硬件逻辑自动设定，系统复位信号撤销后，倍频参数将不可再更改。参数值为 $15 + \text{pllmlt}[3: 0]$ 。
- 在系统复位信号有效时，控制逻辑自动锁存 `plldiv[1:0]` 上的电平信息作为 `apb_clkd` 的分频参数，此参数仅仅在系统复位期间由硬件逻辑自动设定，系统复位信号撤销后，分频参数将不可再更改。当 `plldiv[1:0]` 的逻辑值分别为 00、01、10、11 时，对应的分频参数值为 1、2、4、8；
- PLL 自身在启动期间，会将 `pll_lck` 信号拉低，待稳定工作后，将会输出稳定的高频时钟信号 `PLL_CLKO`，同时会把 `pll_lck` 信号置高。`pll_lck` 信号主要用于给系统中其它的模块产生复位信号；
- 若 `PLL_BYPS` 有效，则 `CLKM` 直连模块的有源晶振提供的时钟，PLL 被旁路，不起任何作用；若 `PLL_BYPS` 无效，则 `CLKM` 连接 PLL 输出稳定的高频时钟信号 `PLL_CLKO`；
- `CLKM` 分三路：一路直接送给高频时钟域 `IU_CLK`，一路经过反相器后变成 `IU_CLKN`，剩下的一路经分频送给低频时钟域；
- 低频时钟域 `SYS_CLK` 来自 `CLKM` 的分频，分频参数由控制逻辑在系统复位期间锁定引脚 `CLK_DVD` 的逻辑值而设定；

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 13 页 共 95 页

14 存储器控制器

BUSOC 芯片的存储器控制器提供了直接访问 PROM、I/O 空间、SRAM 的接口，支持 8 位、16 位和 32 位 3 种数据总线宽度，其存取时间参数可配置，最大寻址空间 2048M Bytes。存储器控制器通过地址译码，输出 1 个 I/O 片选信号。

14.1 存储器控制器的地址分配

BUSOC 的存储器控制器的寻址空间达到 2Gbyte。SIP-12A 的地址空间映射见表 14-1。

表 14-1 SIP-12A 的地址映射

地址空间	空间容量	Mapping 区域
0x00000000-0x3FFFFFFF	4Mbyte	FLASH
0x20000000~0x3FFFFFFF	512Mbyte	I/O
0x40000000~0x403FFFFFFF	4Mbyte	SRAM

14.2 存储器控制器的 I/O 区访问时序

BUSOC 芯片提供了 I/O 区间地址选择信号(IOSN)选择输入/输出设备，当访问特定的 I/O 区域(0x20000000-0x3ffffff)时，IOSN 地址选择信号有效。访问 I/O 区间的操作和访问 ROM/RAM 的操作相同，图 14-1 为 IO 区的读操作时序图，图 14-2 为 IO 区的写操作时序图。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 14 页 共 95 页

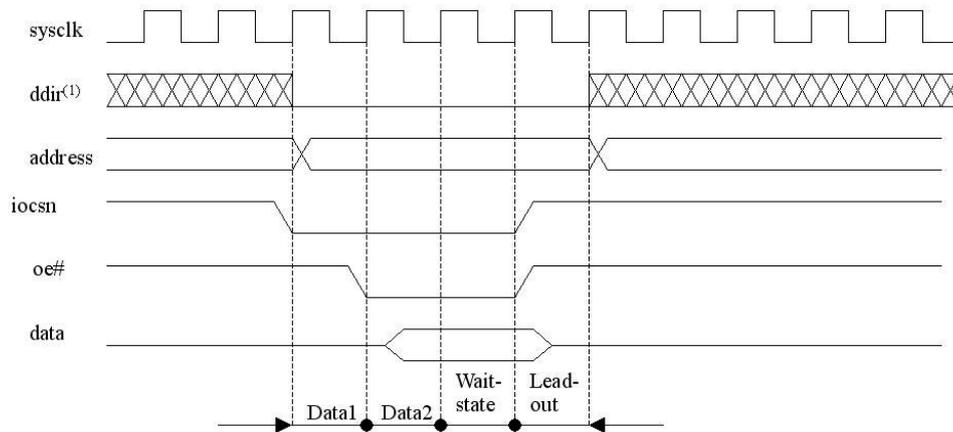


图 14-1 BUSOC 芯片 IO 区读操作时序图

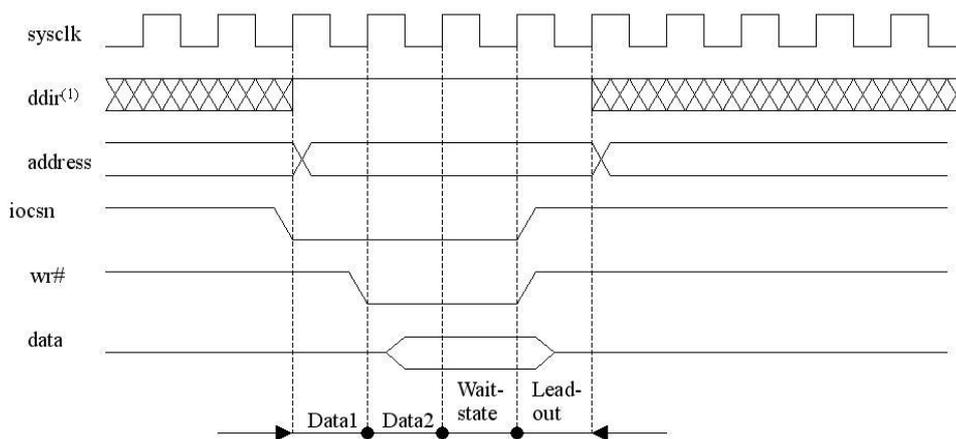


图 14-2 BUSOC 芯片 IO 区写操作时序图

14.3 存储器控制器的 ROM 与 SRAM 的访问

为了能够有效的支持低存储和低性能要求的应用，BUSOC 的 SRAM 和 ROM 域可以单独配置成 8 位或 16 位操作，这是由存储器配置寄存器中的 ROM 和 RAM 大小控制的。但 SIP-12A 模块在硬件上连接成 16 位的操作模式。

14.4 存储器控制器的八位和十六位 I/O 访问

同 ROM/RAM 域相似的，BUSOC 的 I/O 域也可以配置成 8 位或 16 位模式。然而 I/O 设备不会被以多个 8 位或 16 位访问的方式进行，但是可以和 32 位模式相同的单个

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 15 页 共 95 页

访问方式进行。在 16 位总线上 I/O 设备进行访问，LDUH/STH 指令被使用，同时该指令还可用于 8 位总线。

14.5 相关寄存器

(一) 存储器配置寄存器 1 (MCFG1)

- [3:0]: PROM读等待周期，配置PROM读周期时等待周期的值。
- [7:4]: PROM写等待周期，配置PROM写周期时等待周期的值。
- [9:8]: PROM宽度，配置PROM数据总线的宽度(“00”=8,“01”=16,“10”=32);
- [10]: 保留;
- [11]: PROM写使能，如配置为‘1’，则使能PROM写操作;
- [17:12]: 保留;
- [19]: I/O区0访问使能。如配置为‘1’，则I/O区0访问使能;
- [23:20]: I/O区访问等待周期，配置访问I/O区时等待周期的值;
- [25]: 总线错误使能;
- [26]: 总线准备好使能;
- [28:27]: I/O总线宽度，配置I/O区数据总线的宽度(“00”=8,“01”=16,“10”=32);
- [29]: I/O区1访问使能，如配置为‘1’，则I/O区1访问使能;
- [30:31]: 保留。

(二) 存储器配置寄存器 2 (MCFG2)

- [1:3]: RAM访问等待周期，配置RAM读/写访问等待周期的值。
- [5:4]: RAM宽度，配置RAM区数据总线宽度;
- [6]: Read-modify-write使能;
- [7]: 总线准备好使能。如果设置为‘1’，RAM区的BRDY*信号有效。
- [12:9]: RAM bank大小。配置RAM bank的大小，如表4-2所示;
- [13]: SI-SRAM禁止位。如果配置为‘1’，则SRAM访问被禁止;
- [14:31]: 保留。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 16 页 共 95 页

15 中断控制器

BUSOC 芯片内部集成一个一级中断控制器和一个二级中断控制器，其中一级中断控制器最多可以支持 15 个中断源，而二级中断控制器最多可以支持 32 个中断源。BUSOC 包括 4 路可软件配置的外部中断输入，其支持高电平、低电平、上升沿和下降沿 4 种触发模式，软件可配置。

15.1 一级中断控制器

BUSOC 芯片中断控制器（一级中断控制器）把芯片内部和外部的所有中断按照优先级先后的顺序排列，并传送给IU。BUSOC 总共一级中断控制器支持 15 个中断，如下表 11-1 所示。

表 11-1 BUSOC 一级中断源列表

中断	中断源
15	外部中断 extirq(0)
14	定时器 timerx2 中断
13	定时器 timerx1 中断
12	外部中断 extirq(1)
11	DSU 中断
10	二级中断
9	系统默认定时器 1 中断
8	系统默认定时器 0 中断
7	1553 中断
6	外部中断 extirq(2)
5	外部中断 extirq(3)
4	外部中断 extirq(4)
3	系统默认 UART1 中断
2	系统默认 UART2 中断
1	AHB 错误

当一个中断产生时，“中断悬挂寄存器”中相应的位被置‘1’。悬挂的位与“中断屏蔽

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 17 页 共 95 页

寄存器”相“与”后转送到优先级选择器。每一个中断均可以通过软件配置“中断优先级配置寄存器”被配置为 2 个优先级级别之一。

级别 2 的优先级高于级别 1。在每个级别中，中断又按照硬件优先级先后的顺序区分。中断 15 的优先级最高，中断 1 的优先级最低。级别 1 中优先级最高的中断被送往 IU，如果级别 2 中没有中断，则级别 1 中优先级最高的中断被送往 IU，当 IU 响应该中断后，“中断悬挂寄存器”中相应的位将自动被清‘0’。

通过设置“中断强制寄存器”的相应位，中断也可被强制产生。在此情况下，IU 相应中断后，会先清除“中断强制寄存器”中的相应位，然后再清除“中断悬挂寄存器”中的相应位。

其中 15 号中断为不可屏蔽中断。它无法通过设置中断屏蔽寄存器进行屏蔽。在一些需要紧急处理的场合，例如掉电，这个中断是非常有用的。15 号中断处理程序需要防止由于中断多次重入造成的堆栈溢出。

15.2 二级中断控制器

二级中断控制器用来扩展 32 个中断以供片上外设或外部中断使用。二级中断控制器的输出连接到一级中断控制器的 10 号中断上。二级中断列表如表 11-2 所示：

表 11-2 二级中断列表

中断号	中断源
0	外部中断 extirq(5)
1	外部中断 extirq(6)
2	外部中断 extirq(7)
3	计数器 counterx 中断
4	UART16550 中断
5	ADC-1 中断
6	ADC-2 中断
7	ADC-3 中断
8	ADC-4 中断

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 18 页 共 95 页

中断号	中断源
9: 31	保留未用

32 个二级中断均为高电平触发。当中断条件满足时，“二级中断悬挂寄存器”中的相应位被置‘1’，悬挂的位与“二级中断屏蔽寄存器”相“与”后送到优先级选择器，如果至少有一个未屏蔽的中断产生，二级中断控制器就会输出一个中断，即产生一个 10 号中断。可从“二级中断状态寄存器”中读出当前中断的状态。

15.3 寄存器设置

15.3.1 一级中断控制器的寄存器设置

表 11-3 BUSOC 中一级中断控制器寄存器列表

寄存器名称	地址(0X)	有效宽度	读/写	描述
MASK&LEVEL	80000090	32	R/W	一级中断屏蔽和优先级配置寄存器
PENDING	80000094	32	R/W	一级中断悬挂寄存器
FORCE	80000098	16	R/W	一级中断强制寄存器
CLARE	8000009C	16	W	一级中断清除寄存器

表 11-4 BUSOC 中一级中断屏蔽和优先级配置寄存器

位	名称	描述
0	-	保留未用
1: 15	MASK	中断屏蔽/使能位 1: 对应的中断使能; 0: 对应的中断屏蔽;
16	-	保留未用
17: 31	LEVEL	中断优先级配置 1: 对应的中断优先级为 1 级; 0: 对应的中断优先级为 0 级;

表 11-5 BUSOC 中一级中断悬挂寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 19 页 共 95 页

位	名称	描述
0	-	保留未用
1: 15	PENDING	中断悬挂位 1: 对应的中断有悬挂; 0: 对应的中断无悬挂;
16	-	保留未用
17: 31	PENDING2	辅助中断悬挂位** 1: 对应的 (n-17) 号中断有悬挂; 0: 对应的 (n-17) 号中断无悬挂;

**由于 IU 会在相应中断后，会发给一级中断控制器一个中断确认信号 `irq_ack`，`irq_ack` 会对 PENDING 中的相应位进行一次清零操作：

- i. 如果中断输入信号此时已经撤销或变无效（如边沿有效或窄脉冲有效的中断信号），则 PENDING 中相应的为变成 0，进而当中断服务程序去读 PENDING 时，读到的相应位就已经为零了，无法确认当前中断程序响应的是那个中断分量；
- ii. 如果中断输入信号此时仍然有效（如电平有效的中断信号），则 PENDING 中相应的仍为 1，当中断服务程序去读 PENDING 还可以确认当前中断程序响应的是那个中断分量；

鉴于上述第 (i) 种情况，设计者增加了“辅助中断悬挂位：PENDING2”，其与 PENDING 一一对应，即 PENDING2[17]对应 PENDING[1]，PENDING2[18]对应 PENDING[2]，以此类推。

- 当 IU 的中断确认信号 `irq_ack` 对 PENDING 中的相应位进行清零操作时，PENDING2 中的状态不受任何影响。即使 PENDING 中的中断悬挂已经为 0，仍然可以通过读取 PENDING2 来确认当前中断程序响应的是那个中断分量；
- 中断清除寄存器 CLEAR 清除 PENDING[1]时，同时也清除 PENDING2[17]；清除 PENDING[2]时，同时也清除 PENDING2[18].....清除 PENDING[15]时，同时也清除 PENDING2[31]。

表 11-6 BUSOC 中一级中断强制寄存器

位	名称	描述
0	-	保留未用
1: 15	FORCE	中断强制位 1: 往某位写入 1，就强制产生对应的中断； 0: 往某位写入 0 无影响；
16: 31	-	保留未用

表 11-7 BUSOC 中一级中断清除寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 20 页 共 95 页

位	名称	描述
0	-	保留未用
1: 15	CLEAR	中断清除位 1: 写入 1, 就清除PENDING寄存器中相应的中断悬挂; 0: 写入 0 无影响;
16: 31	-	保留未用

15.3.2 二级中断控制器的寄存器设置

表 11-8 BUSOC 中二级中断控制器寄存器列表

寄存器名称	地址(0X)	有效宽度	读/写	描述
MASK	800000B0	32	R/W	二级中断屏蔽寄存器
PENDING	800000B4	32	R	二级中断悬挂寄存器
FORCE	800000B4	32	W	二级中断强制寄存器
STATUS	800000B8	6	R	二级中断状态寄存器
CLARE	800000B8	32	W	二级中断清除寄存器

表 11-9 BUSOC 中二级中断屏蔽和优先级配置寄存器

位	名称	描述
0: 31	MASK	中断屏蔽/使能位 1: 对应的二级中断使能; 0: 对应的二级中断屏蔽;

表 11-10 BUSOC 中二级中断悬挂寄存器

位	名称	描述
0: 31	PENDING	中断悬挂位 1: 对应的中断有悬挂; 0: 对应的中断无悬挂;

表 11-11 BUSOC 中二级中断状态寄存器

位	名称	描述
---	----	----

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 21 页 共 95 页

位	名称	描述
0: 4	LEVEL	当前已经悬挂有效的二级中断分量的最大序号
5	ACTIVE	二级中断有效 1: 二级悬挂寄存器中至少有一位有效; 0: 二级悬挂寄存器中全无效;
6: 31	-	保留未用

表 11-12 BUSOC 中二级中断清除寄存器

位	名称	描述
0	-	保留未用
1: 15	FORCE	中断清除位 1: 写入 1, 就清除对应的二级中断; 0: 写入 0 无影响;
16: 31	-	保留未用

16 普通通用异步串口

16.1 普通 UART 结构

BUSOC 片内有两个普通通用 UART, 支持 8 位数据, 一个可选的奇偶校验位, 一个停止位。每个 UART 有一个 12 位的时钟分频器, 用来控制波特率。普通通用 UART 功能框图如图 16-1 所示:

	计算机模块 SIP-12A 用户手册 册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 22 页 共 95 页

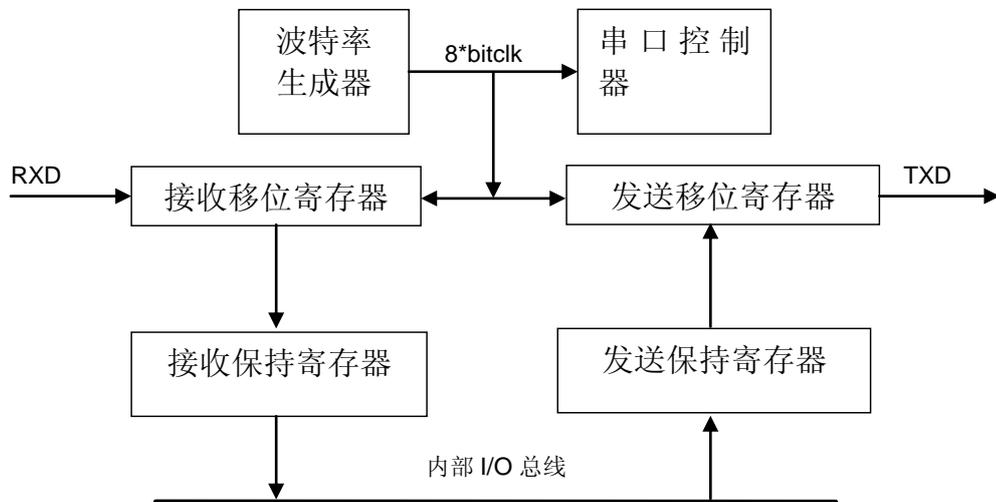


图 16-1 BUSOC 普通通用 UART 功能框图

16.1.1 普通 UART 功能及操作

(一) 发送数据

通过设置“UART 控制寄存器”的“TE”位来使能发送操作。当准备发送时，数据从“发送保持寄存器”送到“发送移位寄存器”，被转换成串行数据流，通过 TXD 引脚输出。UART 控制器自动在 8 位数据的前面加上 1 位起始位，在其后面加上 1 位可选的奇偶校验位和 1 位停止位。其中起始位和停止位非常重要。如下图 16-2 所示：

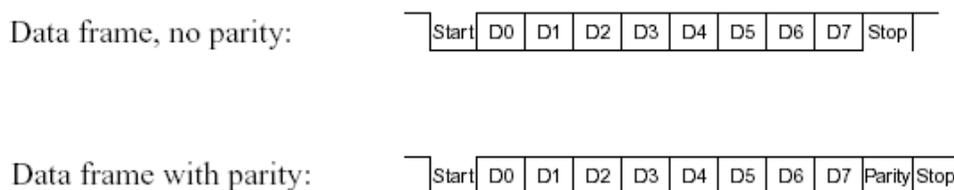


图 16-2 BUSOC 普通 UART 发送数据格式

如果“发送保持寄存器”中没有新的字符，则输出引脚 TXD 保持高电平，“UART 控制寄存器”中的 TSRE（发送移位寄存器空）位被置‘1’。当一个新的字符被载入“发送保持寄存器”中，则发送重新开始，TSRE 位被清‘0’。当发送被禁止时，发送操作继续进行，直至当前正在发送的字符发完为止。当发送被禁止时，“发送保持寄存器”不能载入数据。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 23 页 共 95 页

(二) 接收数据

通过设置“UART 控制寄存器”中的 RE（接收使能）位来使能接收操作。

(三) 波特率设置

$$Scaler = (((system_clk * 10) / (baudrate * 8)) - 5) / 10 \quad (式 12-1)$$

其中, *system_clk*: 系统时钟频率, 单位 Hz;

baudrate: 期望波特率, 单位 bps;

16.1.2 普通 UART 寄存器设置

表 12-1 普通 UART 寄存器

寄存器	偏移地址	读/写	有效位宽	描述
data	0	R/W	8	收发数据寄存器
stature	1	R/W	7	状态寄存器
control	2	R/W	8	控制寄存器
prescaler	3	R/W	12	预分频计数值寄存器

表 12-2 普通 UART 收发数据寄存器

位序号	位名称	位描述
0: 7	rxdata/txdata	接收/发放数据
8: 31	-	保留未用

表 12-3 普通 UART 状态寄存器

位序号	位名称	位描述
0	DR	DataReady, 1: 接收到新数据; 0: 没有接收到新数据;
1	TS	TX shift register empty, 发送移位寄存器空/非空。 1: 发送移位寄存器空 0: 发送移位寄存器非空
2	TH	TX Hold register empty, 发送保持寄存器空/非空。 1: 发送保持寄存器空 0: 发送保持寄存器非空

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 24 页 共 95 页

位序号	位名称	位描述
3	BR	Break Error: 1: 连接断开, 即没有收到停止位, 且接收到连续 8 比特 0 0: 正常
4	OV	Over run: 1: 数据接收寄存器中收到的数还没有被读取, 又有新的待接收的串行数据到来, 旧的数将会被覆盖; 0: 正常
5	PE	Parity Error: 1: 奇偶校验错误, rshift 中的数仍然会往 rhold 中存, 但是 ready 不会被置 1; 0: 正常
6	FE	Frame Error: 1: 帧错误, 即没有收到停止位, 但接收到的数不是连续 8 比特 0 0: 正常
7: 31	-	保留未用

表 12-4 普通 UART 控制寄存器

位序号	位名称	位描述
0	RE	Receive Enable 1: 接收使能; 0: 接收关闭;
1	TE	Transmmite Enable 1: 发送使能 0: 发送关闭
2	RI	RX Interrupt Enable 1: 接收中断使能, 每接收到新数据, 将产生中断 0: 接收中断关闭
3	TI	TX Interrupt Enable 1: 发送中断使能, 每发送完一个数据, 将产生中断 0: 发送中断关闭
4	PS	Parity Select 1: 奇校验 0: 偶校验
5	PE	Parity Enable: 1: 奇偶校验功能使能 0: 奇偶校验功能关闭
6	-	保留未用

	计算机模块 SIP-12A 用户手册 册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 25 页 共 95 页

位序号	位名称	位描述
7	LB	Loop Back 1: 自环测试使能 0: 自环测试关闭
8: 31	-	保留未用

表 12-5 普通 UART 预分频寄存器

位序号	位名称	位描述
0: 11	pre-scaler	UART 时钟分频设置，计算方法如下： $Scaler = (((system_clk * 10) / (baudrate * 8)) - 5) / 10$
12: 31	-	保留未用

17 通用定时器和看门狗

BUSOC 芯片片内集成 2 个 24 位的通用定时器 timers 和一个 24 位的看门狗 wdog，timers 支持中断，且中断可软件设置开放或屏蔽，wdog 带有“狗叫”输出信号。

17.1 模块结构

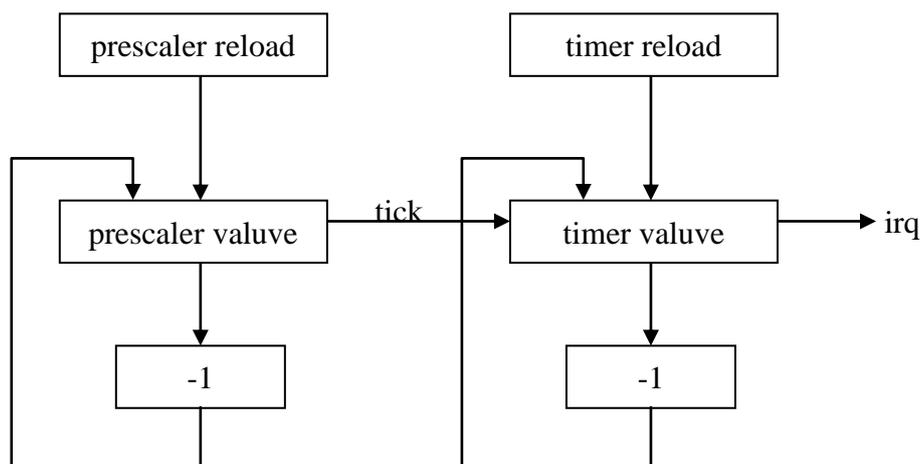


图 17-1 通用定时器模块结构图

在 DSU 调试模式下（即 DSU 连通，且没有运行用户程序的情况），预分频计数器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 26 页 共 95 页

prescaler 不动作，进而 timers 和 wdog 的计数器均不动作；在非调试模式下（即 DSU 未连通，或 DSU 连通且已运行用户程序的情况），预分频计数器 prescaler 在系统时钟信号的驱动下，进行递减 1 的动作，每次递减到全 0 时，输出一个脉冲 tick 给 timers 和 wdog，同时重新载入寄存器 prescaler_reload 的值，继续计数。

wdog 没有使能控制寄存器，非调试模式下，复位之后就开始了递减计数，用户程序应该在其溢出之前进行“喂狗”操作（写看门狗寄存器），否则将“狗叫”，同时引脚 wdogn 输出低电平。

若 timers 的 control 寄存器的 EN=1，则 timer 被使能（起始计数值为 timer_value 寄存器的值），其在 tick 的驱动下，进行递减 1 的动作，若递减到全 0，则

- 将 irq 置高一个系统时钟宽度的时间；
- 若 control 寄存器的 RLEN=1，则重新载入 timer_reload 的值继续递减计数，否则，将停止计数，并将 control 寄存器的 en 置 0；

17.2 端口信号描述

表 17-1 BUSOC 中通用定时器模块端口信号描述

#	端口信号名称	方向	端口信号描述
1	rst	I	复位信号
2	clk	I	APB 系统时钟信号
3	apbi	I	APB 接口输入信号
4	apbo	O	APB 接口输出信号
5	timo	O	定时器输出信号
6	dsuo	I	DSU 控制输入信号

17.3 寄存器设置

表 17-2 BUSOC 中通用定时器模块寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 27 页 共 95 页

寄存器	地址(0x)	读/写	有效位宽	描述
timer_value_1	80000040	R/W	24	定时器 1 计数值寄存器
timer_reload_1	80000044	R/W	24	定时器 1 计数重载寄存器
control_1	80000048	R/W	4	定时器 1 控制寄存器
wdog	8000004C	R/W	24	看门狗计数值寄存器
timer_value_2	80000050	R/W	24	定时器 2 计数值寄存器
timer_reload_2	80000054	R/W	24	定时器 2 计数重载寄存器
control_2	80000058	R/W	4	定时器 2 控制寄存器
prescaler_value	80000060	R/W	10	预分频计数值寄存器
prescaler_reload	80000064	R/W	10	预分频计数重载寄存器

表 17-3 BUSOC 中通用定时器 1&2 计数值寄存器定义

bit#	位名称	描述	访问方式	默认值
0:23	cnt_value	定时器 1&2 计数值	W/R	—
24:31	—	保留未用，读值总为零。	—	—

表 17-4 BUSOC 中通用定时器 1&2 重载寄存器定义

bit#	位名称	描述	访问方式	默认值
0:23	rld_value	定时器 1&2 计数重载值	W/R	—
24:31	—	保留未用，读值总为零。	—	—

表 17-5 BUSOC 中通用定时器模块控制寄存器定义

bit#	位名称	描述	访问方式	默认值
0	enable	定时器使能控制 1: 使能; 0: 关闭;	W/R	0

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 28 页 共 95 页

bit#	位名称	描述	访问方式	默认值
1	reload_enable	定时器重载使能控制 1: 定时器在每次递减到全 0 时, 均会自动重新载入 timer_reload 寄存器的值继续计数; 0: 定时器在每次递减到全 0 时, 将停止计数。	W/R	0
2	force_load	强行重载命令 1: 写入 1, 强行给定时器重载 reload_value 值再运行; 0: 写入 0, 无意义;	W 读值为 0	0

表 17-6 BUSOC 中看门狗计数值寄存器定义

bit#	位名称	描述	访问方式	默认值
0:23	wdog_value	看门狗计数值	W/R	1
24:31	—	保留未用, 读值总为零。	—	—

18 专用定时器

在 BUSOC 中集成两个专用定时器模块 timerx0 和 timerx1, 它们是 24 位的定时器, 专用定时器的时钟源既可以用 APB 时钟, 又可以用外部时钟。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 29 页 共 95 页

18.1 专用定时器模块结构

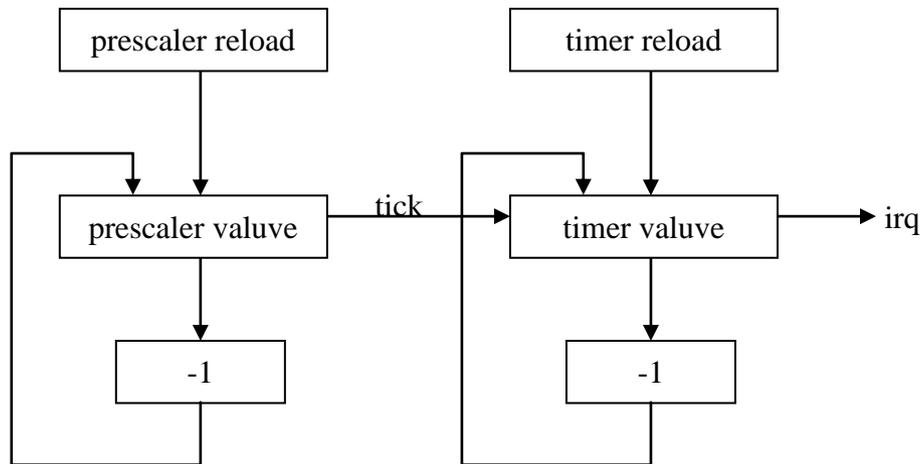


图 18-1 专用定时器模块结构图

18.2 专用定时器模块端口信号描述

表 18-1 BUSOC 中专用定时器模块端口信号描述

#	端口信号名称	方向	端口信号描述
1	rst	I	复位信号
2	apbclk	I	APB 系统时钟信号
3	extclk	I	外部时钟信号
4	apbi	I	APB 接口输入信号
5	apbo	O	APB 接口输出信号
6	irqo	O	中断请求输出信号

18.3 专用定时器模块寄存器设置

表 18-2 BUSOC 中专用定时器模块寄存器设置

#	寄存器名称	描述	偏移地址	位宽	访问方式	默认值
---	-------	----	------	----	------	-----

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 30 页 共 95 页

1	control	控制寄存器	0	4:0	W/R	0
2	timer_value	定时器起始计数值	1	23:0	W/R	0
3	reload_value	定时器重载计数值	2	23:0	W/R	0
4	scaler_value	时钟预分频计数值	3	9:0	W/R	0

表 18-3 BUSOC 中专用定时器模块控制寄存器定义

bit#	位名称	描述	访问方式	默认值
0	enable	定时器使能控制 1: 使能; 0: 关闭;	W/R	0
1	clock_mode	时钟模式选择 1: 外部时钟; 0: APB 时钟;	W/R	0
2	irq_enable	定时溢出中断使能控制 1: 定时器计数溢出时输出中断; 0: 定时器计数溢出时不输出中断;	W/R	0
3	reload_enable	定时器重载使能控制 1: 定时器溢出后重新载入 reload_value 值再运行; 0: 定时器溢出后停止, bit0(enable)同时会自动清零;	W/R	0
4	force_load	强行重载命令 1: 写入 1, 强行给定时器重载 reload_value 值再运行; 0: 写入 0, 无意义;	W 读值为 0	0

19 GPIO 接口

BUSOC 芯片内部集成一个通用并行输入输出接口, 16 位宽, 但 SIP-12A 只引出了低 8 位。每一位的方向可以独立配置成输入和输出两种模式。输出模式下, 每一位的输出状态可以独立配置成高电平和低电平两种状态; 输入模式下, 通过读取寄存器就可以

	计算机模块 SIP-12A 用户手册 册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 31 页 共 95 页

知道每一位的当前状态。

19.1 GPIO 结构

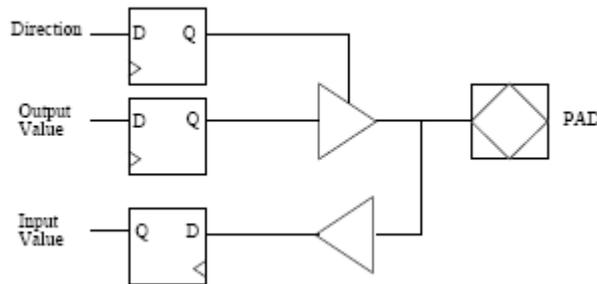


图 19-1 BUSOC 中 GPIO 的结构

19.2 GPIO 寄存器设置

表 19-1 BUSOC 中一级中断控制器寄存器列表

寄存器名称	地址(0X)	有效宽度	读/写	描述
PIO_IN	800000A0	16	R	输入状态寄存器
PIO_OUT	800000A0	16	W	输出寄存器
PIO_DIR	800000A4	16	R/W	方向 (0:input; 1:output)

20 专用计数器

BUSOC 芯片内部集成 12 路 32 位的专用计数器 COUNTERX，计数器带锁存功能，在读计数结果时不影响计数器继续计数。计数器的控制操作分四类：启动计数、停止计数、读数、清零。

20.1 专用计数器结构

BUSOC 芯片内部的专用计数器的结构如图 20-1 所示：

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 32 页 共 95 页

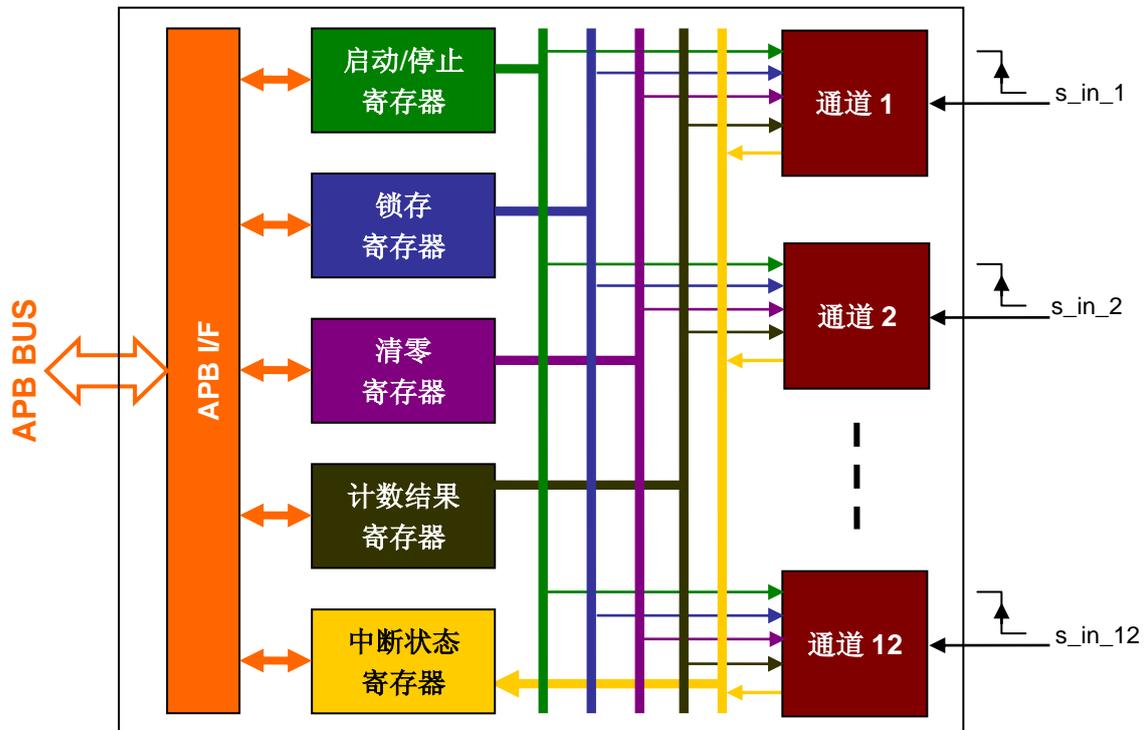


图 20-1 BUSOC 芯片专用计数器 COUNTERX 结构图

如图 20-1 所示，BUSOC 芯片内部的专用计数器 COUNTERX 主要由 APB 接口、启动/停止寄存器、锁存寄存器、清零寄存器、计数结果寄存器、中断状态寄存器和 12 通道的 32 位计数器组成。

20.2 专用计数器工作原理

- ➔ 当某计数通道对应的启动/停止寄存器中的位为 1 时，该通道就会在外部信号 s_{in_n} 的上升沿的驱动下进行递增计数（当外部信号 s_{in_n} 高脉冲的宽度小于 4 个 APB 时钟宽时，此脉冲不能驱动计数器，而是被当作干扰予以滤除）。
- ➔ 当某计数通道对应的锁存寄存器中位为 1 时，该通道就会将当前计数值锁存到对应的计数结果寄存器中；
- ➔ 当某计数通道溢出时，其对应的中断状态寄存器的位就会置 1；若此时其对应的中断配置寄存器的位为 1，则会引起中断，该中断状态直到读 `IRQ_EN_STS`

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 33 页 共 95 页

寄存器才被清除；

- ➔ 当某计数通道对应的清零寄存器中位为 1 时，该通道就会将计数值清零并重新计数，同时还会将本通道计数溢出状态清除；

20.3 专用计数器寄存器设置

表 20-1 BUSOC 中专用计数器寄存器列表

寄存器名称	地址(0X)	宽度	读/写	描述
ENABLE	80000100	32	R/W	启动/停止寄存器
LATCH	80000104	32	W	锁存寄存器
CLEAR	80000108	32	W	清除寄存器
IRQ_EN_STS	8000010C	32	R/W	中断配置及状态寄存器
RESULT1	80000110	32	R	通道 1 计数结果寄存器
RESULT2	80000114	32	R	通道 2 计数结果寄存器
RESULT3	80000118	32	R	通道 3 计数结果寄存器
RESULT4	8000011C	32	R	通道 4 计数结果寄存器
RESULT5	80000120	32	R	通道 5 计数结果寄存器
RESULT6	80000124	32	R	通道 6 计数结果寄存器
RESULT7	80000128	32	R	通道 7 计数结果寄存器
RESULT8	8000012C	32	R	通道 8 计数结果寄存器
RESULT9	80000130	32	R	通道 9 计数结果寄存器
RESULT10	80000134	32	R	通道 10 计数结果寄存器
RESULT11	80000138	32	R	通道 11 计数结果寄存器
RESULT12	8000013C	32	R	通道 12 计数结果寄存器

表 20-2 BUSOC 中专用计数器模块启动/停止寄存器定义

bit#	位名称	描述	访问方式	默认值
0	enable1	通道 1 启动/停止控制 1: 启动; 0: 停止;	W/R	0

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 34 页 共 95 页

bit#	位名称	描述	访问方式	默认值
1	enable2	通道 2 启动/停止控制 1: 启动; 0: 停止;	W/R	0
...
11	enable12	通道 12 启动/停止控制 1: 启动; 0: 停止;	W/R	0
12~31	—	保留未用	读值总为 0	—

表 20-3 BUSOC 中专用计数器模块锁存寄存器定义

bit#	位名称	描述	访问方式	默认值
0	latch1	通道 1 锁存控制 写入 1: 锁存; 写入 0: 无意义;	W	0
1	latch2	通道 2 锁存控制 写入 1: 锁存; 写入 0: 无意义;	W	0
...
11	latch12	通道 12 锁存控制 写入 1: 锁存; 写入 0: 无意义;	W	0
12~31	—	保留未用	—	—

表 20-4 BUSOC 中专用计数器模块清零寄存器定义

bit#	位名称	描述	访问方式	默认值
0	clear1	通道 1 计数值清零控制 写入 1: 清零; 写入 0: 无意义;	W	0

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 35 页 共 95 页

bit#	位名称	描述	访问方式	默认值
1	clear2	通道 2 计数值清零控制 写入 1: 清零; 写入 0: 无意义;	W	0
...
11	clear12	通道 12 计数值清零控制 写入 1: 清零; 写入 0: 无意义;	W	0
12~31	—	保留未用	—	—

表 20-5 BUSOC 中专用计数器模块中断配置及状态寄存器定义

bit#	位名称	描述	访问方式	默认值
0	st1	通道 1 计数是否溢出状态 1: 计数溢出; 0: 计数未溢出;	R	0
1	st2	通道 2 计数是否溢出状态 1: 计数溢出; 0: 计数未溢出;	R	0
...
11	st12	通道 12 计数是否溢出状态 1: 计数溢出; 0: 计数未溢出;	R	0
12~15	—	保留未用	读值总为 0	—
16	irqen1	通道 1 计数溢出中断使能/屏蔽控制 1: 计数溢出中断使能; 0: 计数溢出中断屏蔽;	W/R	0
17	irqen2	通道 2 计数溢出中断使能/屏蔽控制 1: 计数溢出中断使能; 0: 计数溢出中断屏蔽;	W/R	0
...

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 36 页 共 95 页

bit#	位名称	描述	访问方式	默认值
27	irqen12	通道 12 计数溢出中断使能/屏蔽控制 1: 计数溢出中断使能; 0: 计数溢出中断屏蔽;	W/R	0
28~31	—	保留未用	读值总为 0	—

注：读此寄存器可以将溢出状态位（即 bit0~bit11）清零

表 20-6 BUSOC 中专用计数器模块计数结果寄存器定义

bit#	位名称	描述	访问方式	默认值
0~31	result	通道 n 计数结果	R	0

21 外部中断模块

BUSOC 芯片支持 8 个外部中断，每个中断的触发条件可以软件配置成：高电平、低电平、上升沿、下降沿。

表 21-1 BUSOC 中外部中断模块寄存器列表

寄存器名称	地址(0X)	有效宽度	读/写	默认值(0X)	描述
CONFIG	8000015C	32	W/R	00000000	外部中断配置寄存器

表 21-2 BUSOC 中外部中断配置寄存器

位	名称	读/写	描述
0	enable0	w/r	外部中断 0 使能/关闭 1: 外部中断源 0 使能 0: 外部中断源 0 关闭
1	edge0	w/r	外部中断 0 边沿/电平触发选择 1: 外部中断源 0 边沿触发 0: 外部中断源 0 电平触发

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 37 页 共 95 页

位	名称	读/写	描述
2	select0	w/r	外部中断 0 边沿触发时： 1: 外部中断源 0 上升沿触发 0: 外部中断源 0 下降沿触发 外部中断 0 电平触发时： 1: 外部中断源 0 高电平触发 0: 外部中断源 0 低电平触发
3	——	——	保留未用
4	enable1	w/r	外部中断 1 使能/关闭 1: 外部中断源 1 使能 0: 外部中断源 1 关闭
5	edge1	w/r	外部中断 1 边沿/电平触发选择 1: 外部中断源 1 边沿触发 0: 外部中断源 1 电平触发
6	select1	w/r	外部中断 1 边沿触发时： 1: 外部中断源 1 上升沿触发 0: 外部中断源 1 下降沿触发 外部中断 1 电平触发时： 1: 外部中断源 1 高电平触发 0: 外部中断源 1 低电平触发
7	——	——	保留未用
8	enable2	w/r	外部中断 2 使能/关闭 1: 外部中断源 2 使能 0: 外部中断源 2 关闭
9	edge2	w/r	外部中断 2 边沿/电平触发选择 1: 外部中断源 2 边沿触发 0: 外部中断源 2 电平触发
10	select2	w/r	外部中断 2 边沿触发时： 1: 外部中断源 2 上升沿触发 0: 外部中断源 2 下降沿触发 外部中断 2 电平触发时： 1: 外部中断源 2 高电平触发 0: 外部中断源 2 低电平触发
11	——	——	保留未用

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 38 页 共 95 页

位	名称	读/写	描述
12	enable3	w/r	外部中断 3 使能/关闭 1: 外部中断源 3 使能 0: 外部中断源 3 关闭
13	edge3	w/r	外部中断 3 边沿/电平触发选择 1: 外部中断源 3 边沿触发 0: 外部中断源 3 电平触发
14	select3	w/r	外部中断 3 边沿触发时: 1: 外部中断源 0 上升沿触发 0: 外部中断源 0 下降沿触发 外部中断 3 电平触发时: 1: 外部中断源 3 高电平触发 0: 外部中断源 3 低电平触发
15	——	——	保留未用
16	enable4	w/r	外部中断 4 使能/关闭 1: 外部中断源 4 使能 0: 外部中断源 4 关闭
17	edge4	w/r	外部中断 4 边沿/电平触发选择 1: 外部中断源 4 边沿触发 0: 外部中断源 4 电平触发
18	select4	w/r	外部中断 4 边沿触发时: 1: 外部中断源 4 上升沿触发 0: 外部中断源 4 下降沿触发 外部中断 4 电平触发时: 1: 外部中断源 4 高电平触发 0: 外部中断源 4 低电平触发
19	——	——	保留未用
20	enable5	w/r	外部中断 5 使能/关闭 1: 外部中断源 5 使能 0: 外部中断源 5 关闭
21	edge5	w/r	外部中断 5 边沿/电平触发选择 1: 外部中断源 5 边沿触发 0: 外部中断源 5 电平触发

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 39 页 共 95 页

位	名称	读/写	描述
22	select5	w/r	外部中断 5 边沿触发时： 1: 外部中断源 5 上升沿触发 0: 外部中断源 5 下降沿触发 外部中断 5 电平触发时： 1: 外部中断源 5 高电平触发 0: 外部中断源 5 低电平触发
23	——	——	保留未用
24	enable6	w/r	外部中断 6 使能/关闭 1: 外部中断源 6 使能 0: 外部中断源 6 关闭
25	edge6	w/r	外部中断 6 边沿/电平触发选择 1: 外部中断源 6 边沿触发 0: 外部中断源 6 电平触发
26	select6	w/r	外部中断 6 边沿触发时： 1: 外部中断源 6 上升沿触发 0: 外部中断源 6 下降沿触发 外部中断 6 电平触发时： 1: 外部中断源 6 高电平触发 0: 外部中断源 6 低电平触发
27	——	——	保留未用
28	enable7	w/r	外部中断 7 使能/关闭 1: 外部中断源 7 使能 0: 外部中断源 7 关闭
29	edge7	w/r	外部中断 7 边沿/电平触发选择 1: 外部中断源 7 边沿触发 0: 外部中断源 7 电平触发
30	select7	w/r	外部中断 7 边沿触发时： 1: 外部中断源 7 上升沿触发 0: 外部中断源 7 下降沿触发 外部中断 7 电平触发时： 1: 外部中断源 7 高电平触发 0: 外部中断源 7 低电平触发
31	——	——	保留未用

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 40 页 共 95 页

22 ADC 模块

BUSOC 芯片中集成 4 个 ADC 模块，ADC 分辨率为 12bit，支持 200K 和 1MSPS 两种转换速率（ADC 详细说明见《SMIC18_ADC_08B_1C12B1M.pdf》）。

22.1 ADC 工作过程

- 1) 设置 ADC 的转换速率；
- 2) 选择“转换结束”状态源；
- 3) 往命令/配置寄存器的 bit14 写入 1，启动转换；
- 4) 一旦 ADC 被启动，就进入了单次转换的工作过程，
 - a) 16 个 adc_clk 过后，就可完成本次转换；
 - b) 每次转换结束，就会产生一次中断，同时转换结果将被更新至状态/转换结果寄存器的 bit[0:11]；
- 5) 可往命令/配置寄存器的 bit15 写入 1，可以随时停止转换；
- 6) 前次转换结束前，可以往命令/配置寄存器的 bit14 写入 1，重新启动转换，同时前次转换将被强行取消。

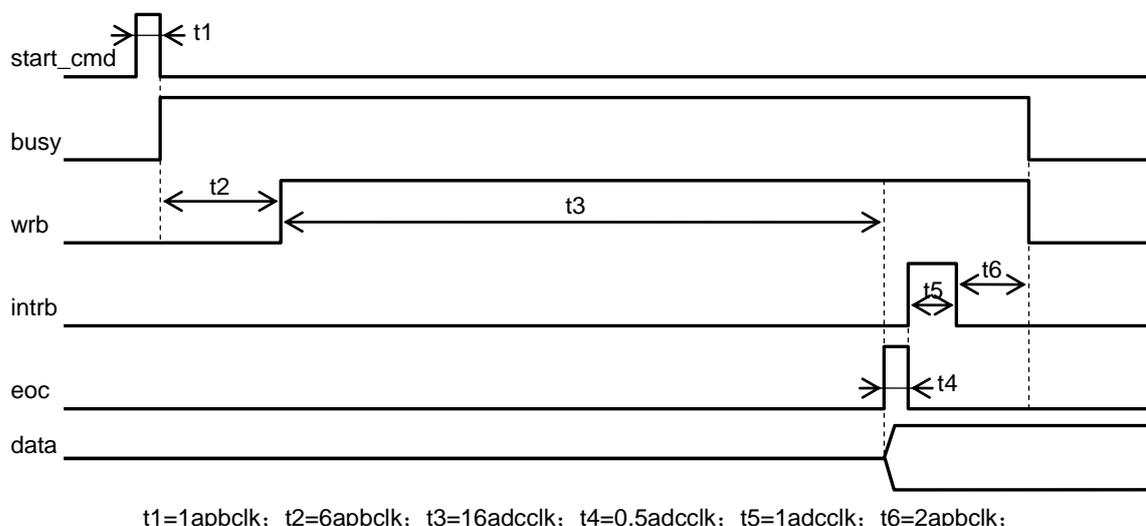


图 22-1 BUSOC 芯片中 ADC 工作时序图

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 41 页 共 95 页

22.2 ADC 寄存器设置

表 22-1 BUSOC 中 ADC 模块寄存器列表

寄存器名称	地址(0X)	有效宽度	读/写	默认值(0X)	描述
CMD1	800000F0	32	W	00000000	ADC1 命令/配置寄存器
STS1	800000F0	32	R	00001----	ADC1 状态/转换结果寄存器
CMD2	800000F4	32	W	00000000	ADC2 命令/配置寄存器
STS2	800000F4	32	R	00001----	ADC2 状态/转换结果寄存器
CMD3	800000F8	32	W	00000000	ADC3 命令/配置寄存器
STS3	800000F8	32	R	00001----	ADC3 状态/转换结果寄存器
CMD4	800000FC	32	W	00000000	ADC4 命令/配置寄存器
STS4	800000FC	32	R	00001----	ADC4 状态/转换结果寄存器

表 22-2 BUSOC 中 ADC 模块命令/配置寄存器

位	名称	读/写	描述
0:11	—	—	保留未用
12	speed	w	转换速率选择 0: 高速 1MSPS 1: 低速 200KSPS
13	int_sel	w	“转换结束”状态源选择 1: 选 INTRB 为“转换结束”状态源 0: 选 EOC 为“转换结束”状态源
14	start	w	启动转换 1: 启动转换 0: 写 0 无效
15	stop	w	停止转换 1: 停止转换 0: 写 0 无效
16:31	—	—	保留未用

表 22-2 BUSOC 中 ADC 模块状态/转换结果寄存器

位	名称	读/写	描述
---	----	-----	----

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 42 页 共 95 页

位	名称	读/写	描述
0:11	result	r	转换结果
12	speed	r	当前转换速率状态 0: 高速 1MSPS 1: 低速 200KSPS
13	int_sel	r	“转换结束”状态源选择 1: 选 INTRB 为“转换结束”状态源 0: 选 EOC 为“转换结束”状态源
14	busy	r	转换忙/闲状态 1: 转换忙 0: 转换结束 当写入“停止转换”命令时, 该位被强行清零。
15	wrb	r	wr 信号状态 1: wrb 为高 0: wrb 为低
15:31	—	—	保留未用

23 1553B 总线控制器

BUSOC 芯片内部集成了 1553B 总线控制器, 支持 BC、RT 和 BM 三种终端类型, 支持完整的 MIL-STD-1553B 协议, 数据传输速率 1Mbps, 存储器布局和寄存器设置同 BU-61580 兼容。

23.1 主要特征

- ◆ 通过硬件逻辑方式完全实现 MIL-STD-1553B 标准(国军标 GJB289A-97 标准);
- ◆ 操作方式、寄存器设置以及存储器布局等方面同 BU-61580 兼容;
- ◆ 支持的通讯类型包括:
 - BC → RT;
 - RT → BC;
 - RT → RT;
 - Broadcast;
 - Mode code;
- ◆ 能被配置为 BC、RT、BM 三种类型的控制器;

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 43 页 共 95 页

- ◆ 带 4K*16Bit 的集成 DPRAM，根据需要可进行集成 DPRAM 的裁减；
- ◆ 与主机接口模式为同步的 AMBA APB2.0 信号；
- ◆ 带 A、B 双冗余通道；
- ◆ BC 性能：
 - 支持 A/B 区域；
 - 具有自动重发功能；
 - 可编程的消息间隔时间；
 - 帧自动重复发送；
 - 可编程的超时响应时间；
- ◆ RT 性能：
 - 可编程的 RT 地址，子地址；
 - 支持单缓冲存储器管理方式；
 - 支持循环缓冲存储器管理方式；
 - 支持双缓冲存储器管理方式；
 - 可编程的非法命令表；
 - 可编程的方式代码中断表；
 - 可编程的子地址忙表；
- ◆ BM 性能：
 - 基于字的消息监视；
 - 带监视字属性；

23.2 结构描述

BUSOC 中的 1553B 主要包括通信协议模块 A、通信协议模块 B、主机信号接口模块、配置寄存器模块、存储管理模块和时钟管理与主控制模块等。其中 1553 通信协议模块部分用差分曼彻斯特编码实现时分命令响应式串行通讯，主要包括 A、B 通道编码器和解码器；主机信号接口模块实现 1553B 模块与 CPU 的接口，用来实现 CPU 对 1553B 模块的控制；配置寄存器主要实现对 1553B 模块功能的配置，能够间接反映 1553B 模块的功能；存储管理为 CPU 和 1553B 模块之间交互数据的管理方式，主要为 4K*16BIT 的双口 RAM；时钟管理与主控制模块实现对输入时钟的管理和对 1553B 模块的基本通讯功能的实现与控制，是 1553B 模块的中心控制单元，能配置成 BC、RT、BM 三种类型的控制器。

1553B 模块的结构框图如图 23-1 所示，其内部各个子各模块与以及各个信号端口的说明分别如下表 23-1 和表 23-2 所示：

	计算机模块 SIP-12A 用户手册 册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 44 页 共 95 页

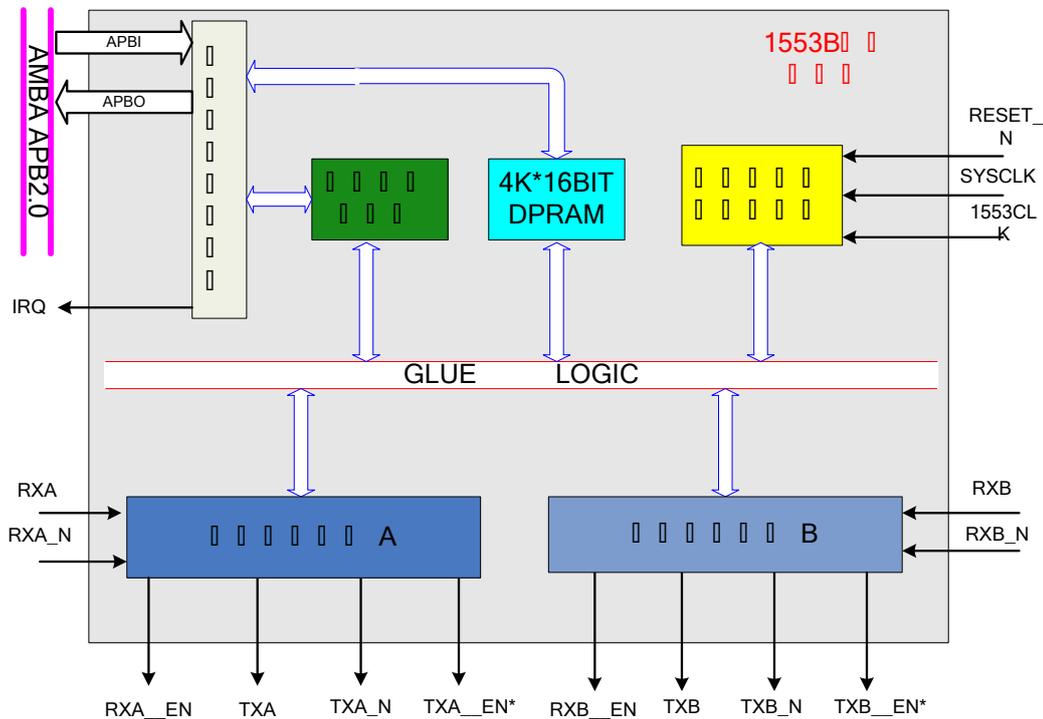


图 23-1 1553B IP 核结构框图

表 23-1 1553B 各子模块说明

序号	模块名称	模块描述
1	通信协议模块 A/B	通信协议模块部分用差分曼彻斯特编码实现时分命令响应式串行通讯，主要包括 A、B 通道编码器和解码器
2	主机信号接口模块	主机信号接口模块实现 1553 IP 核与 CPU 的接口，用来实现 CPU 对 1553B IP 核的控制
3	配置寄存器模块	配置寄存器主要实现对 1553B IP 核功能的配置，能够间接反映 1553 IP 核的功能
4	存储管理模块 (4K*16BIT DPRAM)	存储管理为 CPU 和 1553 IP 核之间交互数据的管理方式，主要为 4K*16BIT 的双口 RAM
5	时钟管理与主控制模块	时钟管理与主控制模块实现对输入时钟的管理和对 1553B IP 核的基本通讯功能的实现与控制，是该 IP 核的中心控制单元能配置成 BC 或 RT 控制器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 45 页 共 95 页

表 23-2 1553B 模块的信号说明

序号	信号名称	信号方向	默认状态	信号描述
1	AMBA APB2.0	I/O	均为 0	主机接口接 AMBA.APB2.0 信号, 主要是地址线, 数据线, 读写控制线
2	RXA	I	0	通道 A 接收信号
3	RXA_N	I	0	通道 A 接收信号的反
4	RXA_EN	O	0	通道 A 接收使能信号, 主要为外接 HI-1567PSI 芯片时的使能
5	TXA	O	0	通道 A 发送信号
6	TXA_N	O	0	通道 A 发送信号的反
7	TXA_EN*	O	1	通道 A 发送使能信号, 主要为外接 HI-1567PSI 芯片时的使能
8	RXB	I	0	通道 B 接收信号
9	RXB_N	I	0	通道 B 接收信号的反
10	RXB_EN	O	0	通道 B 接收使能信号, 主要为外接 HI-1567PSI 芯片时的使能
11	TXB	O	0	通道 B 发送信号
12	TXB_N	O	0	通道 B 发送信号的反
13	TXB_EN*	O	1	通道 B 发送使能信号, 主要为外接 HI-1567PSI 芯片时的使能
14	RESET_N	I	1	外部复位信号低电平有效
15	SYSCLK	I	外部确定	主机输入时钟
16	1553CLK	I	16MHz	1553 收发模块专用时钟
17	IRQ	O	0	中断信号输出, 高电平有效

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 46 页 共 95 页

23.3 功能描述

23.3.1 总线控制器 (BC)

当主控制器配置为 BC 总线控制器时，则实现 BC 总线控制器功能。

BC 总线控制器控制通讯数据流的传输，是数据发送和接收的发起者和总线网络的管理者。控制计算机将数据写入 BC 总线控制器的内部存储器，并通过 开始/启动(SSR)寄存器来启动 BC 总线控制器进行数据传输。对于每个消息，BC 总线控制器通过 BC 控制字初始化 BC 总线控制器的状态从而发起数据传输（发送或者接收），并通过 BC 命令字通知 RT 响应数据传输（接收或者发送）。BC 总线控制器还可以通过模式命令对 RT 进行控制，包括读取同步和状态字等内容。

BC 总线控制器一方面通过 BC 模块状态字判断接受到的数据是否正确（包括奇偶校验）、响应是否超时等，另一方面通过读回的 RT 状态字，判断 RT 接收的数据是否正确、响应是否超时等。BC 模块状态字和读回的 RT 状态字均正常，说明数据传输正常。

如果传输过程中出现错误（BC 状态字和 RT 状态字异常），BC 总线控制器通过中断通知控制计算机进行处理，如消息重发。如果 BC 总线控制器出现灾难性故障，控制计算机（指 BC 的控制计算机）对 BC 复位。

23.3.2 远程终端 (RT)

当主控制器配置为 RT 远程终端时，则实现 RT 远程终端功能。

RT 能根据协议在规定的时间内响应 BC 总线控制器发出的命令，进行数据接收或发送。RT 对输入信号进行检测，当检测到跟该 RT 地址一致的命令字后，响应数据传输。对于发送命令，RT 在发送数据之前将 RT 状态字通过 1553 总线发送给 BC；对于接收命令，RT 在接收完数据后将 RT 状态字通过 1553 总线发送给 BC。BC 通过 RT 状态字判断本次数据传输（发送/接收）是否有效。

当接受到模式命令后，RT 需要对接受到的模式命令进行响应。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 47 页 共 95 页

23.3.3 总线监视器 (BM)

BM 能够实时侦听总线上的数据流，可以将所有的数据流记录下来，也可以有选择地进行数据监听。并设有命令存储区半满、全满标志和数据存储区半满、全满标志。

23.4 寄存器定义及描述

表 23-3 寄存器地址分配

地址 (HEX)	读/写	有效位宽	默认值 (HEX)	寄存器描述
0x00	RD/WR	16	0000	中断屏蔽寄存器 (IMR)
0x01	RD/WR	16	0000	配置寄存器 1 (CFG1)
0x02	RD/WR	16	0000	配置寄存器 2 (CFG2)
0x03	WR	16	0000	启动/复位寄存器 (SRR)
0x03	RD	16	0000	BC/RT 命令堆栈指针寄存器 (STACK_ADDR)
0x04	RD	16	0000	BM 数据堆栈指针寄存器 (BM_STACK_POINT)
0x05	RD	16	0000	时间标签寄存器 (TTR)
0x06	RD	16	0000	中断状态寄存器 (INT_STA)
0x07	RD/WR	16	0000	配置寄存器 3 (CFG3)
0x08	RD/WR	16	0000	配置寄存器 4 (CFG4)
0x09	RD/WR	16	0000	配置寄存器 5 (CFG5)
0x0A	RD	16	0000	BM 数据堆栈指针计数寄存器 (BM_STACK_POINT_CNT)
0x0B-0x0D	RD	16	0000	保留
0x0E	RD	16	0000	RT 状态字寄存器 (RT_STA)

23.4.1 中断屏蔽寄存器 (IMR)

表 23-4 中断屏蔽寄存器 (IMR)

位 (BIT)	描述 (DESCRIPTION)
15-14	保留
13	BC/RT 传输器超时 (BC/RT TRANSMITTER TIMEOUT)
12	BC/RT 命令堆栈溢出 (BC/RT COMMAND STACK ROLLOVER)
11	保留

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 48 页 共 95 页

位 (BIT)	描述 (DESCRIPTION)
10	BM 数据堆栈溢出 (BM DATA STACK ROLLOVER)
9	保留
8	BC 重发 (BC RETRY)
7	RT 地址奇偶校验错误 (RT ADDRESS PARITY ERROR)
6	时间标签寄存器溢出 (TIME TAG ROLLOVER)
5	RT 循环缓存溢出 (RT CIRCULAR BUFFER ROLLOVER)
4	BC 消息/RT 子地址控制字消息结束 (BC MSG/RT SUBADDRESS CONTROL WORD EOM)
3	BC 帧结束 (BC END OF FRAME)
2	格式错误 (FORMAT ERROR)
1	BC 状态置位/RT 方式代码 (BC STATUS SET/RT MODE CODE)
0	消息结束 (END OF MESSAGE)

中断屏蔽寄存器中位如置 1 表示打开对应中断状态寄存器的中断,如置 0 表示关闭对应的中断状态寄存器的中断。

- **BIT13:** IP 核内置看门狗, 当使能 (置 1) 该位则传输编码时间超过 668us 时产生中断。
- **BIT12:** IP 核命令堆栈大小为 256 字, 当使能 (置 1) 该位则命令堆栈指针超出 256 则产生中断。
- **BIT10:** 当使能 (置 1) 该位则 BM 数据堆栈溢出时产生中断。
- **BIT8:** 当使能 (置 1) 该位则在 BC 重发消息前将产生中断。
- **BIT7:** 在 RT 模式下当使能 (置 1) 该位那么如果 RTAD4-RTAD0 与 RTADP 共六位进行奇偶的结果是 0 就产生中断。
- **BIT6:** 当使能 (置 1) 该位那么当时标寄存器计时到 65535 个单位 (由最小计时精度确定) 时产生中断。
- **BIT5:** 当使能 (置 1) 该位那么 RT 循环缓存溢出产生中断。
- **BIT4:** 当使能 (置 1) 该位那么当作 BC 总线控制器时 BC 控制字中的 BIT4 位为 1 则消息结束产生中断; 当作 RT 时当 RT 的子地址控制器的 BIT14 或 BIT9 或 BIT4 中的任意一位为 1 则产生中断。
- **BIT3:** 当使能 (置 1) 该位那么 BC 帧发送结束产生中断。
- **BIT2:** 当使能 (置 1) 该位那么格式错误时产生中断。
- **BIT1:** 当使能 (置 1) 该位那么当作 BC 时, BC 收到的状态字中有置 1 的位,

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 49 页 共 95 页

则产生中断；当作 RT 时子地址查找表中方式字对应位为 1 则产生中断。

- **BIT0**： 当使能（置 1）该位那么当 BC/RT 发送/接收消息结束产生中断。

23.4.2 BC 配置寄存器 1 (BC-CFG1)

表 19-5 BC 配置寄存器 1(BC-CFG1)

位 (BIT)	描述 (DESCRIPTION)
15(MSB)	BC, RT 模式设置 (RT/BC*)
14	BC, RT 模式设置 (RT- BC*)
13	A*/B 区域设置 (CURRENT AREA A*/B)
12-9	保留
8	帧自动重复发送使能 (FRAME AUTO-REPEAT)
7-6	保留
5	消息间隔时间使能 (MESSAGE GAP TIMER ENABLED)
4	消息重发使能 (RETRY ENABLED)
3	消息重发一次或二次选择 (DOUBLE/SINGLE* RETRY)
2	BC 使能 (BC ENABLED)， 该位只读
1	BC 帧信息忙指示 (BC FRAME IN PROGRESS)， 该位只读
0 (LSB)	BC 消息忙指示 (BC MESSAGE IN PROGRESS)， 该位只读

BC 配置寄存器 1 主要用作 1553 总线控制器工作模式的选择，还有是否使能消息重发、帧重复发送功能，以及 1553 总线控制器工作状态的指示等。

- **BIT15,BIT14**： 此两位组合为 00 设置为 BC 模式，10 设置为 RT 模式,01 设置为 BM 模式，11 则保持为上电初始状态。
- **BIT13**： 该位为 0 则使用 RAM 的 A 区域，该位为 1 则使用 RAM 的 B 区域。
- **BIT8**： 该位为 0 则 BC 发送完一帧数据就停止，若该位为 1 则帧重复发送直到启动/复位寄存器(SSR)中的 BIT0(RESET)、BIT5(STOP_ON_FRAME)，BIT6(STOP_ON_MESSAGE)中任意位为 1 才会停止。
- **BIT5**： 该位为 0 则消息之间间隔时间固定为近似 8 到 11us,这位为 1 则消息

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 50 页 共 95 页

之间的间隔时间通过 BC 命令堆栈的第三个字指定，其指定范围为最小约 8us 到最大约 65535us，时间精度为 1us。

- **BIT4:** 该位为 0, BC 对所有的消息都不重发, 该位为 1 且 BC 控制字的 BIT8 也为 1 那么该消息在返回状态字出错, 响应时间超时则重发消息。
- **BIT3:** 在配置寄存器 1 (CFG1) 的 BIT4 为 1 的条件下, 该位为 0 则该消息在返回状态字出错, 响应时间超时则重发一次; 该位为 1 则该消息在返回状态字出错, 响应时间超时则重发消息两次。
- **BIT2:** 该位为只读位, 含义同 BIT1。
- **BIT1:** 该位为只读位, 在帧的第一个消息启动后到帧的最后一个消息结束一直被设为 1, 在帧自动重复发送模式下则一直保持为 1 直到帧重复发送结束。
- **BIT0:** 该位在 BC 总线控制器每个消息开始传输时置为 1, 在消息结束传输时清为 0。

23.4.3 RT 配置寄存器 1 (RT-CFG1)

表 23-6 RT 配置寄存器 1(RT- CFG1)

位 (BIT)	描述 (DESCRIPTION)
15 (MSB)	BC, RT 模式设置 (RT/BC*)
14	BC, RT 模式设置 (RT- BC*)
13-12	保留
11	动态总线控制接收* (DYNAMIC BUS CONTROL ACCEPTANCE*)
10	忙* (BUSY*)
9	服务请求* (SERVICE REQUEST*)
8	子系统标志* (SUBSYSTEM FLAG*)
7	RT 标志* (RTFLAG*)
6-1	保留
0	BC 消息忙指示 (BC MESSAGE IN PROGRESS), 该位只读

- **BIT15,BIT14:** 此两位组合为 00 设置为 BC 模式, 10 设置为 RT 模式,01 设置

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 51 页 共 95 页

为 BM 模式，11 则保持为上电初始状态。。

- **BIT11:** 该位为 0 则 RT 状态字寄存器的 BIT1 位为 1。
- **BIT10:** 该位为 0 则 RT 状态字寄存器的 BIT3 位为 1。
- **BIT9:** 该位为 0 则 RT 状态字寄存器的 BIT8 位为 1。
- **BIT8:** 该位为 0 则 RT 状态字寄存器的 BIT2 位为 1。
- **BIT7:** 该位为 0 则 RT 状态字寄存器的 BIT0 位为 1。
- **BIT0:** 该位在 BC 总线控制器每个消息开始传输时置为 1，在消息结束传输时清为 0。

23.4.4 配置寄存器 2 (CFG2)

表 23-7 配置寄存器 2(CFG2)

位 (BIT)	描述 (DESCRIPTION)
15-14	保留
13	忙查找表使能 (BUSY LOOK UP TABLE ENABLE)
12-10	保留
9-7	时间标签最小精度设置 (TIME TAG RESOLUTION2, 1, 0)
6	同步清除时标寄存器使能 (CLEAR TIME TAG ON SYNCHRONIZE)
5	同步重载时标寄存器使能 (LOAD TIME TAG ON SYNCHRONIZE)
4	中断状态自动清除 (INTERRUPT STATUS AUTO CLEAR)
3	电平/脉冲中断 (LEVEL/PULSE *INTERRUPT REQUEST)
2	清除服务请求 (CLEAR SERVICE REQUEST)
1-0	保留 (其中 BIT1 可进行读写, 但没有实际意义)

- **BIT13:** 该位为 1 则使能 RT 的忙位查找表。
- **BIT9, BIT8, BIT7:** 000 则最小精度为 64us, 001 则最小精度为 32us, 010 则最小精度为 16us, 011 则最小精度为 8us, 100 则最小精度为 4us, 101/110/111 则最小精度为 2us。
- **BIT6:** 该位为 1 则当 RT 收到同步方式字 (方式代码为 00001) 时 RT 的时间标

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 52 页 共 95 页

签寄存器清 0。

- **BIT5:** 该位为 1 则当 RT 收到同步方式字(方式代码为 10001)时 RT 的时间标签寄存器重新导入方式代码带的数值。
- **BIT4:** 该位为 1 则 CPU 读出中断状态寄存器的值后, 中断状态字寄存器自动清 0。
- **BIT3:** 该位为 0 产生脉冲中断信号, 为 1 则产生电平中断信号, 在该 IP 核中建议用电平中断。
- **BIT2:** 该位为 1 则当 RT 收到方式字(方式代码为 10000)时, 将自动将服务请求撤消。也就是将 RT 配置寄存器 1 的 BIT9 置 1, RT 状态寄存器的 BIT8 置 0。

23.4.5 启动/复位寄存器 (SRR)

表 23-8 启动/复位寄存器 (SRR)

位 (BIT)	描述 (DESCRIPTION)
15-7	保留
6	BC 停止消息发送 (BC STOP-ON-MESSAGE)
5	BC 停止帧发送 (BC STOP-ON-FRAME)
4	保留
3	时间标签寄存器清零 (TIME TAG RESET)
2	中断状态寄存器清零 (INTERRUPT RESET)
1	BC 启动 (BC START)
0	系统软复位 (RESET)

启动 / 复位寄存器(SSR)用作“命令”类型的功能, 能实现软复位, BC 启动, 中断状态寄存器复位, 时间标签寄存器(TTR)复位, 在帧自动重复发送时还可以停止帧的自动重复发送。

- **BIT6:** 置 1 则在一个正在发送的消息发送完毕后即停止 BC 工作, 如果没有消息在处理则立即停止 BC 工作。
- **BIT5:** 置 1 则在一个正在发送的帧发送完毕后即停止 BC 工作, 如果没有帧在处理则立即停止 BC 工作。
- **BIT3:** 置 1 清时间标签寄存器为 0。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 53 页 共 95 页

- **BIT2:** 置 1 除了中断状态寄存器的 BIT 7 位 (RT 地址奇偶位错) 不被清除其余位均被清除到 0。
- **BIT1:** 置 1 时在 BC 模式下启动帧传输;在 BM 模式下启动 BM 监视。
- **BIT0:** 置 1 则进行软复位, 立即停止正在进行的处理。所有的寄存器和内部状态都被复位到上电时的初始态。

23.4.6 BC/RT 命令堆栈指针寄存器

表 23-9 BC/RT 命令堆栈指针寄存器(STACK_ADDR)

位 (BIT)	描述 (DESCRIPTION)
15-0	BC/RT 命令堆栈指针

BC/RT 命令堆栈寄存器主要寄存 BC/RT 命令堆栈指针, 当作 BC 时将消息数据读出后该指针递增 4; 当作 RT 时 RT 接到新的消息时该指针递增 4。

23.4.7 BM 数据堆栈指针寄存器

表 23-10 BM 数据堆栈指针寄存器 (BM_STACK_POINT)

位 (BIT)	描述 (DESCRIPTION)
15-0	时间计时标签位

BM 数据堆栈指针寄存器寄存 BM 的最终指针位置,它总是指向当前已经存储的单元。

23.4.8 时间标签寄存器

表 23-11 时间标签寄存器 (TTR)

位 (BIT)	描述 (DESCRIPTION)
15-0	时间计时标签位

时间标签寄存器用于寄存 1553B 计时结果,只在 BC/RT 模式中有该寄存器。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 54 页 共 95 页

23.4.9 中断状态寄存器

表 23-12 中断状态寄存器 (INT_STA)

位 (BIT)	描述 (DESCRIPTION)
15	中断请求 (MASTER INTERRUPT)
14	保留
13	BC/RT 传输器超时 (BC/RT TRANSMITTER TIMEOUT)
12	BC/RT 命令堆栈溢出 (BC/RT COMMAND STACK ROLLOVER)
11-9	保留
10	BM 数据堆栈溢出 (BM DATA STACK ROLLOVER)
9	保留
8	BC 重发 (BC RETRY)
7	RT 地址奇偶校验错误 (RT ADDRESS PARITY ERROR)
6	时间标签寄存器溢出 (TIME TAG ROLLOVER)
5	RT 循环缓存溢出 (RT CIRCULAR BUFFER ROLLOVER)
4	BC 消息/RT 子地址控制字消息结束 (BC MSG/RT SUBADDRESS CONTROL WORD EOM)
3	BC 帧结束 (BC END OF FRAME)
1	BC 状态置位/RT 方式代码 (BC STATUS SET/RT MODE CODE)
0	消息结束 (END OF MESSAGE)

- **BIT15:** BIT14-BIT0 中的任意一位为 1 则该位为 1。
- **BIT13:** IP 核内置看门狗, 当传输编码时间超过 668us 时该位置 1。
- **BIT12:** IP 核命令堆栈大小为 256 字, 当命令堆栈指针超出 256 时该位置 1。
- **BIT10:** BM 数据堆栈溢出时则该位为 1。
- **BIT8:** 在 BC 重发消息前将该位置 1。
- **BIT7:** 在 RT 模式下那么如果 RTAD4-RTAD0 与 RTADP 共六位进行奇偶的结果是 0 就时该位置 1。
- **BIT6:** 当时标寄存器计时到 65535 个单位 (由最小计时精度确定) 时该位置 1。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 55 页 共 95 页

- **BIT5:** RT 循环缓存溢出时该位置 1。
- **BIT4:** 当作 BC 总线控制器时 BC 控制字中的 BIT4 位为 1 则消息结束时该位置 1；当作 RT 时当 RT 的子地址控制器的 BIT14 或 BIT9 或 BIT4 中的任意一位为 1 时该位置 1。
- **BIT3:** BC 帧发送结束时该位置 1。
- **BIT2:** 格式错误时该位置 1，格式错误是指响应超时、奇偶校验错、编码错、计数错等。
- **BIT1:** 当作 BC 时，BC 收到的状态字中有置 1 的位，则产生中断；当作 RT 时子地址查找表中方式字对应位为 1 时该位置 1。
- **BIT0:** 当 BC/RT 发送/接收消息结束时该位置 1。

23.4.10 配置寄存器 3

表 23-13 配置寄存器 3(CFG3)

位 (BIT)	描述 (DESCRIPTION)
15-12	保留
11	保留
10-8	保留
7	非法命令查找表使能 (ILLEGALIZATION DISABLED)
3	接收忙屏蔽 (BUSY RX TRANSFER ENABLE)
2	保留
1	保留
0	增强方式代码功能 (ENHANCED MODE CODE HANDLING)

- **BIT7:** 该位为 1，使能 RT RAM 中的非法命令查找表。
- **BIT3:** 该位为 0，则在忙时将接收到的数据写入 RAM 中，否则在忙时不将接收到的数据写入 RAM 中。
- **BIT0:** 该位为 1，使能 RT RAM 中的方式代码查找表。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 56 页 共 95 页

23.4.11 配置寄存器 4

表 23-14 配置寄存器 4(CFG4)

位 (BIT)	描述 (DESCRIPTION)
15-9	保留
8	第一次重发通道选择 (FIRST RETRY ALT/SAME* BUS)
7	第二次重发通道选择 (SECOND RETRY ALT/SAME* BUS)
6-4	保留
3	RT 地址配置使能 (LATCH RT ADDRESS WITH CFG REG #5)
2-0	保留

- **BIT8:** 置 0 则在最初发送的消息失败后第一次重发的消息与最初发送的消息在同一通道上传输。置 1 则在最初发送的消息失败后第一次重发的消息不再最初发送的消息的通道上传输。
- **BIT7:** 置 0 则在第一次重发的消息失败后第二次重发的消息与第一次重发的消息在同一通道上传输。置 1 则在第一次重发的消息失败后第二次重发的消息不再第一次重发的消息的通道上传输。此位只有在配置寄存器 1 (CFG1) 的 BIT3 位为 1 才有效。
- **BIT3:** 当该位为 1 时配置寄存器 5 的 BIT5-BIT0 才可写。

23.4.12 配置寄存器 5

表 23-15 配置寄存器 5(CFG5)

位 (BIT)	描述 (DESCRIPTION)
15-11	保留
10-9	超时响应时间设置 (RESPONSE TIMEOUT SELECT1, 0)
8-6	保留 (其中 BIT6 可进行读写, 但没有实际意义)
5-1	RT 地址位 4-0 (RT ADDRESS4-ADDRESS0)
0	RT 地址奇偶位 (RT ADDRESS PARITY)

- **BIT10,BIT9:** 超时响应时间设置, 如为 00 是 19us, 01 是 23us, 10 是 51us, 11 是

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 57 页 共 95 页

130us。

- **BIT5-BIT1:** 配置 RT 地址。
- **BIT0:** 配置 RT 校验位, 该位与 BIT5-BIT1 的异或结果要为 1。

23.4.13 BM 数据堆栈指针计数寄存器

表 23-16 BM 数据堆栈指针计数寄存器(BM_STACK_POINT_CNT)

位 (BIT)	描述 (DESCRIPTION)
15-0	BM 数据堆栈指针计数寄存器 (BM_STACK_POINT_CNT)

该寄存器用作 BM 数据堆栈指针计数可通过该指针实时查询目前堆栈指针所指的位置, 每存储一个数据该指针就加 1, 它总是指向下一个将要存储的单元。

23.4.14 RT 状态字寄存器

表 23-17 RT 状态字寄存器 (RT_STA)

位 (BIT)	描述 (DESCRIPTION)
15-11	均为 0
10	消息错误 (MESSAGE ERROR)
9	测试手段 (INSTRUMENTATION)
8	服务请求 (SERVICE REQUEST)
7-5	保留
4	广播指令接收 (BROADCAST COMMAND RECEIVED)
3	忙 (BUSY)
2	子系统标志 (SUBSYSTEM FLAG)
1	动态总线控制接收 (DYNAMIC BUS CONTROL ACCEPT)
0	终端标志 (TERMINAL FLAG)

- **BIT10:** 如该位为 1 则表明有消息错误。消息错误是指响应超时、奇偶校验错、编码错、计数错, 非法命令等。
- **BIT9:** 该位在 1553B IP 中一直为 0。
- **BIT8:** 如该位为 1 则表明 RT 有服务请求。
- **BIT4:** 如该位为 1 则表明通讯方式是广播通讯方式。
- **BIT3:** 如该位为 1 则表明系统正忙。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 58 页 共 95 页

- **BIT2:** 子系统标志位。
- **BIT1:** 动态总线控制接收标志位。
- **BIT0:** 终端标志位。

23.4.15 RT BIT 字寄存器

表 23-18 RT BIT 字寄存器(RT_BIT_REG)

位 (BIT)	描述 (DESCRIPTION)
15	传输器超时 (TRANSMITTER TIMEOUT)
14-12	保留
11	通道 B 发送器关闭 (TRANSMITTER SHUTDOWN B)
10	通道 A 发送器关闭 (TRANSMITTER SHUTDOWN A)
9	终端标志禁止 (TERMINAL FLAG INHIBITED)
8	总线传输通道 B/A*(CHANNEL B/A*)
7	保留
6	字计数错 (WORD COUNT ERROR)
5	错误数据同步头 (INCORRECT SYNC RECEIVED)
4	奇偶/位计数错 (PARITY/BIT COUNT ERROR)
3	RT-RT 同步头/地址错 (RT-RT SYNC/ADDRESS ERROR)
2	RT-RT 响应超时 (RT-RT NO RESPONSE ERROR)
1	RT-RT 第二个命令字错 (RT-RT 2ND COMMAND WORD ERROR)
0	命令字内容错 (COMMAND WORD CONTENTS ERROR)

- **BIT15:** 传输器超时该位置 1。
- **BIT11:** 通道 B 发送器关闭该位置 1。
- **BIT10:** 通道 A 发送器关闭该位置 1。
- **BIT9:** 终端标志禁止该位置 1。
- **BIT8:** 消息传输在 A 通道进行为 0, 消息传输在 B 通道进行为 1。
- **BIT6:** 字计数错该位置 1。
- **BIT5:** 错误数据同步头该位置 1。
- **BIT4:** 奇偶/位计数错该位置 1。
- **BIT3:** RT-RT 同步头/地址错则该位置 1。
- **BIT2:** RT-RT 响应超时则该位置 1。
- **BIT1:** RT-RT 第二个命令字错如奇偶错则该位置 1。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 59 页 共 95 页

- **BIT0:** RT-RT 第二个命令字内容出错如地址错则该位置 1。

23.4.16 BC 控制字

表 23-19 BC 控制字 (BC_CTRL)

位 (BIT)	描述 (DESCRIPTION)
15	保留
14	消息格式错误屏蔽 (M. E. MASK)
13	服务请求位屏蔽 (SERVICE REQUEST BIT MASK)
12	忙位屏蔽 (SUBSYS BUSY BIT MASK)
11	子系统标志位屏蔽 (SUBSYS FLAG BIT MASK)
10	终端标志位屏蔽 (TERMINAL FLAG BIT MASK)
9	保留
8	重试使能 (RETRY ENABLED)
7	总线通道选择 A/B* (bus channel a/b*)
6	保留
5	保留
4	EOM 中断使能 (EOM INTERRUPT ENABLE)
3	保留
2	模式命令 (MODE CODE FORMAT)
1	广播命令 (BROADCAST FORMAT)
0	RT2RT (RT-TO-RT FORMAT)

- **BIT14-BIT10:** 这 5 位均是为 1 则屏蔽相应的 RT 状态字位, 如果 RT 状态字位某位被屏蔽则该位不影响中断状态寄存器的 (INT_STA) 的 BIT1 位, 但影响 BC 块状态字的 BIT7 位。
- **BIT8:** 置 1 且配置寄存器 1 (CFG1) 的 bit4 为 1 则在响应超时和格式错误时消息重发。
- **BIT7:** 置 1 消息传输通过 A 通道, 置 0 消息传输通过 B 通道。
- **BIT4:** 该位置 1 且中断屏蔽寄存器 (IMR) 的 BIT4 也置 1 那么则消息结束中断状态寄存器 (INT_STA) 的 BIT4 为 1。
- **BIT2,BIT1,BIT0:** 置为 000 且命令字的 T/R*位是 0 则是 BC-> RT 通讯方式, 置为 000 且命令字的 T/R*位是 1 则是 RT->BC 的通讯方式; 置为 001 是 RT-RT 通讯方式; 置为 010 是 Broadcast 通讯方式; 置为 100 是 Mode Code 通讯方式;

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 60 页 共 95 页

置为 110 是 Broadcast Mode Code 通讯方式。其它两种组合没用到。

23.4.17 BC 命令字

表 23-20 BC 命令字(BC_CMD)

位 (BIT)	描述 (DESCRIPTION)
15-11	远程终端地址 (REMOTE TERMINAL ADDRESS)
10	发送/接收* (T/R*)
9-5	子地址/方式 (SUBADDRESS/MODE)
4-0	数据字计数/方式代码 (DATA WORD COUNT/MODE CODE)

23.4.18 BC 块状态字

表 23-21 BC 块状态字(BC_BLK)

位 (BIT)	描述 (DESCRIPTION)
15	消息传输结束标志位 (EOM)
14	保留
13	传输通道指示 (CHANNEL B/A*)
12	出错标志 (ERROR FLAG)
11	状态设置 (STATUS SET)
10	格式错误 (FORMAT ERROR)
9	响应超时 (NO RESPONSE TIMEOUT)
8	保留
7	屏蔽状态设置 (MASKED STATUS SET)
6-5	重发消息次数 (RETRY COUNT 1, 0)
4	数据传输正常 (GOOD DATA BLOCK TRANSFER)
3	错误的状态地址 (WRONG STATUS ADDRESS)
2	字计数错误 (WORD COUNT ERROR)
1	同步头出错 (INCORRECT SYNC TYPE)
0	无效字 (INVALID WORD)

该字主要用来说明消息发送/接收后的状态。该存储器字如果有重发消息，只表明的是最后一个消息的状态。

- **BIT15:** 消息传输结束该位置 1。
- **BIT13:** 消息传输在 A 通道进行为 0，消息传输在 B 通道进行为 1。
- **BIT12:** 有格式错误或响应超时产生该位为 1。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 61 页 共 95 页

- **BIT11:** 接受的 RT 返回字中 BIT10-BIT0 中只要有一位为 1 则该位为 1。
- **BIT10:** 格式错误如计数个数、同步头、奇偶等错误则该位为 1。
- **BIT9:** 响应超时则该位置 1。
- **BIT6.5:** 记录 BC 重发消息的个数，00 表示没有重发，01 表示重发了一次，11 表示重发了两次。
- **BIT4:** 当 RT2BC,RT2RT,或者传输带数据方式代码，没有消息格式错则为 1，有消息格式错为 0；当 BC2RT，带数据方式代码收和不带数据方式代码，为 0。
- **BIT3:** RT 返回的状态字中 RT 地址有错则该位为 1。
- **BIT2:** 当 RT2BC,RT2RT,或者传输带数据方式代码，字计数有错则为 1，没错为 0；当 BC2RT，带数据方式代码收和不带数据方式代码，为 0。
- **BIT1:** 同步头出错该位置 1。
- **BIT0:** 当数据传输中有奇偶错、位计数错和同步头错则该位置 1。

23.4.19 RT 子地址控制字

表 23-22 RT 子地址控制字(RT_SUB_CTRL)

位 (BIT)	描述 (DESCRIPTION)
15	RX: 接收双缓存使能 (DOUBLE BUFFER ENABLE)
14	TX: 发送消息结束中断使能 (EOM INT)
13	TX: 发送循环缓存溢出使能 (CIRC BUF INT)
12-10	TX: 发送存储器管理设置 (MEMORY MANAGEMENT2, 1, 0)
9	RX: 接收消息结束中断使能 (EOM INT)
8	RX: 接收循环缓存溢出使能 (CIRC BUF INT)
7-5	RX: 接收存储器管理设置 (MEMORY MANAGEMENT2, 1, 0)
4	BCST: 广播消息结束中断使能 (EOM INT)
3	BCST: 广播循环缓存溢出使能 (CIRC BUF INT)
2-0	BCST: 广播存储器管理设置 (MEMORY MANAGEMENT2, 1, 0)

- **BIT15:** 该位为 1 则选择 RT 为双缓冲存储器管理方式，为 0 则为单缓冲或循环缓冲存储器管理方式。
- **BIT14:** 置 1 发送消息结束中断使能。
- **BIT13:** 置 1 发送循环缓存溢出使能。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 62 页 共 95 页

- **BIT12-BIT10:** 发送存储器管理设置,000 是单消息模式, 001 是在循环缓存中大小为 128 字, 010 是 256 字依此类推。
- **BIT9:** 置 1 接收消息结束中断使能。
- **BIT8:** 置 1 接收循环缓存溢出使能。
- **BIT7-BIT5:** 接收存储器管理设置, 000 是单消息模式, 001 是在循环缓存中大小为 128 字, 010 是 256 字依此类推。
- **BIT4:** 置 1 广播消息结束中断使能。
- **BIT3:** 置 1 广播循环缓存溢出使能。
- **BIT2-BIT0:** 广播存储器管理设置, 000 是单消息模式, 001 是在循环缓存中大小为 128 字, 010 是 256 字依此类推。

23.4.20 RT 块状态字

表 23-23 RT 块状态字(RT_BLK)

位 (BIT)	描述 (DESCRIPTION)
15	消息传输结束标志 (EOM)
14	消息传输开始标志 (SOM)
13	传输通道指示 (CHANNEL B/A*)
12	出错标志 (ERROR FLAG)
11	RT-RT 通讯方式标志 (RT-RT FORMAT)
10	格式错误标志 (FORMAT ERROR)
9	响应超时标志 (NO RESPONSE TIMEOUT)
8	保留
7	循环缓存溢出 (DATA STACK ROLLOVER)
6-5	非法命令字 (ILLEGAL COMMAND WORD)
4	字计数个数错 (WORD COUNT ERROR)
3	数据同步头出错 (INCORRECT DATA SYNC)
2	无效字 (INVALID WORD)
1	RT-RT 同步头/地址错 (RT-RT SYNCH/ADDRESS ERROR)
0	RT-RT 第二个命令字错 (RT-RT 2ND COMMAND ERROR)

- **BIT15:** 消息传输结束该位置 1。
- **BIT14:** 消息传输开始该位置 1。
- **BIT13:** 消息传输在 A 通道进行为 0, 消息传输在 B 通道进行为 1。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 63 页 共 95 页

- **BIT12:** 有格式错误或响应超时产生该位为 1。
- **BIT11:** 在 RT-RT 通讯时接收 RT 时被设置为 1，发送 RT 时与该位无关。
- **BIT10:** 格式错误如计数个数，同步头，奇偶等错误则该位为 1。
- **BIT9:** RT-RT 通讯时响应超时则该位置 1。
- **BIT7:** 循环缓存溢出则该位置 1。
- **BIT6:** 非法命令字则该位置 1。
- **BIT5:** RT 接收的字个数出错时该位置 1。
- **BIT4:** 数据同步头出错出错时该位置 1。
- **BIT3:** 当数据传输中有奇偶错、位计数错则该位置 1。
- **BIT2:** RT-RT 同步头/地址错则该位置 1。
- **BIT1:** RT-RT 第二个命令字错如奇偶错则该位置 1。
- **BIT0:** RT-RT 第二个命令字内容出错如地址错则该位置 1。

23.4.21 BM 数据属性 (BM_IDENTIFICATION)

表 23-24 BM 数据属性(BM_IDENTIFICATION)

位 (BIT)	描述 (DESCRIPTION)
15-8	数据间时间间隔 (GAP TIME7-GAP TIME0)
7-5	保留
4	错误 (ERROR)
3	命令/数据* (COMMAND/DATA*)
2	通道 B/A* (CHANNEL B/A*)
1	数据连续/间隔* (CONTIGUOUS DATA/GAP*)
0	保留

- **BIT15-8:** Gap Time 的值是 BM 接收到的当前数据与前一个数据之间的时间间隔。
- **BIT4:** BM 接收到的当前数据出错则该位为 1。
- **BIT3:** BM 接收到的当前数据为命令字或状态字为 1, BM 接收到的当前数据为数据字则为 0。
- **BIT2:** BM 接收到的当前数据来自通道 B 则该位为 1,接收到的当前数据来自

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 64 页 共 95 页

通道 A 则该位为 0。

- **BIT1**: BM 接收到的当前数据与前一个数据之间无间隔为 1, BM 接收到的当前数据与前一个数据之间有间隔为 0。

23.5 模块工作方式描述

23.5.1 BC 总线控制器工作方式

23.5.1.1 BC 存储器地址分配

表 23-25 BC 存储器地址分配(4K 双口 RAM)

地址 (HEX)	描述
0000-00FF	堆栈 A (STACK A)
0100	堆栈指针 A (STACK POINTER A)
0101	消息个数设置 A (MESSAGE COUNT A)
0102-0103	保留
0104	堆栈指针 B (STACK POINTER B)
0105	消息个数设置 B (MESSAGE COUNT B)
0106-0107	保留
0108-012D	消息块 0(MESSAGE BLOCK0)
012E-0153	消息块 1(MESSAGE BLOCK1)
...	...
0ED6-0EFB	消息块 93(MESSAGE BLOCK 93)
...	...
0F00-0FFF	堆栈 B (STACK B)

23.5.1.2 BC 存储器管理

BC 存储器管理如图 BC 存储器管理图所示。该图说明了命令堆栈区包含四个描述符,即块状态字,时间标签字,消息间隔时间字和消息块地址字。块状态字包括消息状

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 65 页 共 95 页

态、完成、有效性及总线通道信息；时间标签字寄存了当前消息结束时时间标签寄存器的值；消息间隔时间字存储的是设定的消息间隔时间；消息块地址字寄存的是指向消息块第一个字的地址。程序通过 RAM 的 0X0100H 地址取命令堆栈指针，0X0101 地址取消息个数值。

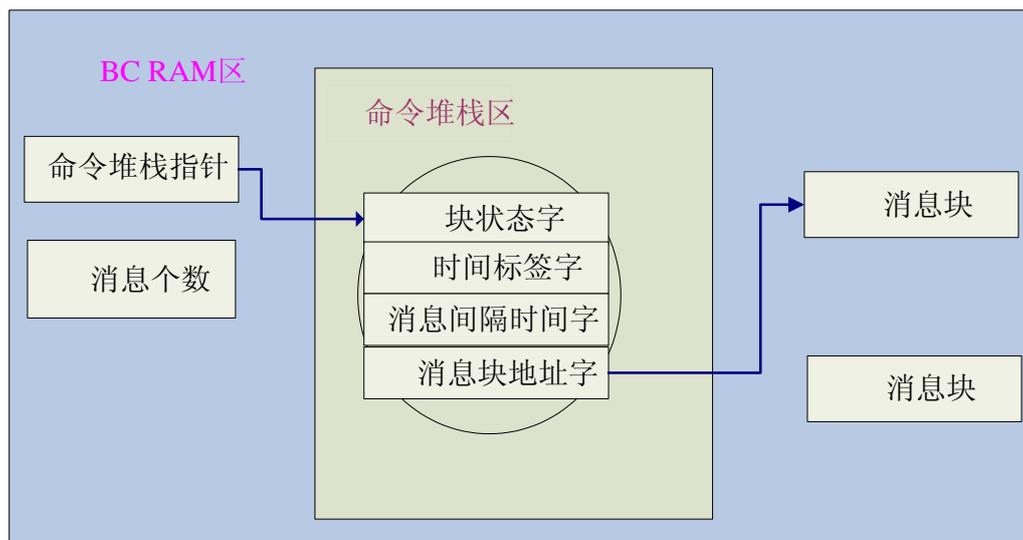


图 23-2 BC 存储器管理

23.5.1.3 BC 消息格式

表 23-36 BC 消息格式

BC 到 RT 的传输	RT 到 BC 的传输	RT 到 RT 的传输	不带字的方式命令
控制字	控制字	控制字	控制字
接收命令字	发送命令字	接收命令字	方式命令字
数据字 1	发送命令字的回应字	发送命令字	方式回应字
数据字 2	状态字	发送命令字的回应字	状态字
...	数据字 1	发送终端的状态字	
	数据字 2	数据字 1	

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 66 页 共 95 页

最后一个数据字	
最后数据字的回应字		最后一个数据字	
状态字	最后一个数据字	接收终端的状态字	

表 23-27 BC 消息格式 (接上表)

带字的发送方式命令	带字的接收方式命令	广播命令	不带字的广播方式命令	带字的广播方式命令
控制字	控制字	控制字	控制字	控制字
发送方式命令字	接收方式命令字	广播命令字	广播方式命令字	广播方式命令字
方式命令回应字	数据字	数据字 1	广播方式命令字的回应字	数据字
接收状态字	接收命令字的回应字	数据字 2 ...		广播方式命令字的回应字
数据字	接收状态字	最后的数据字		

23.5.2 RT 远程终端工作方式

23.5.2.1 RT 存储器地址分配

表 23-28 RT 存储器地址分配(4K 双口 RAM)

地址 (HEX)	描述
0000-00FF	堆栈 (STACK)
0100	堆栈指针(STACK POINTER)
0101-0107	保留
0108-010F	方式代码选择中断表 (MODE CODE SELECTIVE INTERRUPT TABLE)

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 67 页 共 95 页

地址 (HEX)	描述
0110-013F	方式代码数据(MODE CODE DATA)
0140-01BF	查找表(LOOKUP TABLE)
01C0-023F	保留
0240-0247	忙位查找表 (BUSY BIT LOOKUP TABLE)
0248-025F	(没有使用)
0260-027F	数据块 0 (DATA BLOCK 0)
0280-02FF	数据块 1-4 (DATA BLOCK 1-4)
0300-03FF	非法命令表 (CINNABD UKKEGAKUZUBG TABKE)
0400-041F	数据块 5 (DATA BLOCK 5)
0420-043F	数据块 6 (DATA BLOCK 6)
...	...
0FE0-0FFF	数据块 100 (DATA BLOCK 100)

23.5.2.2 RT 存储器查找表

表 23-29 RT 存储器查找表(LOOK_UP TABLE)

地址 (HEX)	对应子地址	描述
0140	Rx_SA0	接收查找表
...	...	
015F	Rx_SA31	
0160	Tx_SA0	发送查找表
...	...	
017F	Tx_SA31	
0180	Bcst_SA0	广播查找表
...	...	
19F	Bcst_SA31	
01A0	SACW_SA0	子地址控制字查找表
...	...	
01BF	SACW_SA31	

23.5.2.3 RT 存储器非法命令表地址分配

表 23-30 RT 存储器非法命令地址分配表(COMMAND ILLEGALIZING TABLE)

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 68 页 共 95 页

位 (BIT)	描述 (DESCRIPTION)
15-10	均为逻辑 0
9-8	均为逻辑 1
7	广播*/本身地址 (BROADCAST*/OWN ADDRESS)
6	发送/接收* (T/R*)
5-1	子地址 4—子地址 0 (SA4-SA0)
0	子计数 4/方式字 4 (WC4/MC4)

RT 非法命令表, 在 RT 中占用 0x300~0x3FF 的地址空间。当 RT 接收到命令字后, 如果使能(为 1)非法化命令检测。通过广播/RT 地址、T/R*、SA4~SA0 和 WC4/MC4 共 8 位在 0x300~0x3FF 中, 查找 WC3~WC0 (MC3~MC0) 收到的给 RT 某一子地址、某些个数的命令字是否非法。

23.5.2.4 RT 存储器忙位查找表地址分配

表 23-31 RT 存储器忙位查找表地址分配表(BUSY BIT LOOKUP TABLE)

位 (BIT)	描述 (DESCRIPTION)
15-10	均为逻辑 0
9	逻辑 1
8	逻辑 0
7	逻辑 0
6	逻辑 1
5-3	均为逻辑 0
2	广播/本身地址* (BROADCAST*/OWN ADDRESS*)
1	发送/接收* (T/R*)
0	子地址 4 (SA4)

RT 忙位查找表, 在 RT 中占用 0x240~0x247 的地址空间。当 RT 接收到命令字后, 如果使能(为 1)忙位查找表检测。通过广播/RT 地址、T/R*、SA4 共 3 位在 0x240~0x247 中, 查找 SA3~SA0 收到的给 RT 某一子地址的命令字是否忙。

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 69 页 共 95 页

23.5.2.5 RT 存储器方式代码选择中断表

表 23-32 RT 存储器方式代码选择中断表
(MODE CODE SELECTIVE INTERRUPT TABLE)

位 (BIT)	描述 (DESCRIPTION)
0108	接收方式命令 0-15(undefined)
0109	发送方式命令 16-31(WITH DATA)
010A	发送方式命令 0-15(WITHOUT DATA)
010B	发送方式命令 16-31(WITH DATA)
010C	广播接收方式命令 0-15(undefined)
010D	广播接收方式命令 16-31(WITH DATA)
010E	广播发送方式命令 0-15(WITHOUT DATA)
010F	广播发送方式命令 16-31(UNDEFINED)

23.5.2.6 RT 存储器方式代码选择中断地址分配

表 23-33 RT 存储器方式代码选择中断表地址分配表
(MODE CODE SELECTIVE INTERRUPT TABLE)

位 (BIT)	描述 (DESCRIPTION)
15-9	均为逻辑 0
8	逻辑 1
7	逻辑 0
6	逻辑 0
5	逻辑 0
4	逻辑 0
3	逻辑 1
2	广播/本身地址* (BROADCAST/OWN ADDRESS*)
1	发送/接收* (T/R*)
0	方式代码 4 (MC4)

RT 方式代码选择中断表, 在 RT 中占用 0x108~0x10F 的地址空间。当 RT 接收到

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 70 页 共 95 页

命令字后，如果使能（为 1）式代码选择中断表检测。通过广播/RT 地址、T/R*、MC4 共 3 位在 0x108~0x10F 中，查找 MC3~MC0 收到的给 RT 某一方式代码是否有中断。

23.5.2.7 RT 方式代码数据表

表 23-34 RT 存储器方式代码数据表 (MODE CODE DATA)

地址 (HEX)	方式代码 (MODE CODE)
0110	没有定义
0111	同步带数据
0112-11F	没有定义
0120	发送矢量字
0121-13F	没有定义

23.5.2.8 IP 核实现的方式代码

表 23-35 IP 核实现的方式代码

发/收*	方式代码	功能	是否带数据字	是否允许广播指令
1	00000	动态总线控制	否	否
1	00001	同步	否	是
1	00010	发送上一状态字	否	否
1	00011	启动自测试	否	是
1	00100	发送器关闭	否	是
1	00101	取消发送器关闭	否	是
1	00110	禁止终端标志位	否	是
1	00111	取消禁止终端标志位	否	是
1	01000	复位远程终端	否	是
1	01001	备用	否	待定
...
1	01111	备用	否	待定
1	10000	发送矢量字	是	否
0	10001	同步	是	是
1	10010	发送上一指令字	是	否
1	10011	发送自检测字	是	否

23.5.2.9 RT 单缓冲存储器管理

RT 单缓冲存储器管理如图 RT 单缓冲存储器管理图所示。该图说明了命令堆栈区

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 71 页 共 95 页

包含四个描述符，即块状态字，时间标签字，数据块指针字和接收命令字。块状态字包括消息状态、完成、有效性及总线通道信息；时间标签字寄存了当前消息结束时时间标签寄存器的值；数据块指针字存储指向数据块的起始地址；接收命令字存储 RT 接收到的命令字。程序通过 RAM 的 0X0100H 地址取命令堆栈指针。

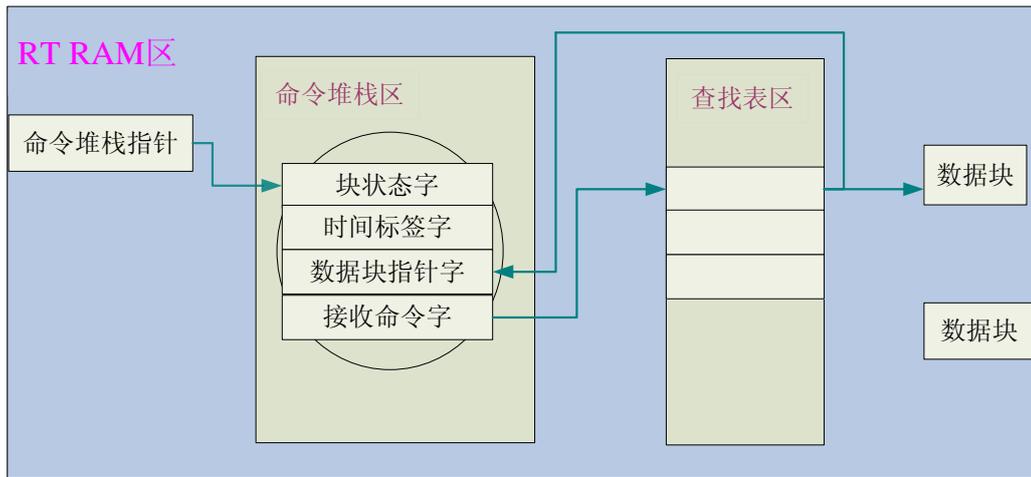


图 23-3 RT 单缓冲存储器管理

23.5.2.10 RT 循环缓冲存储器管理

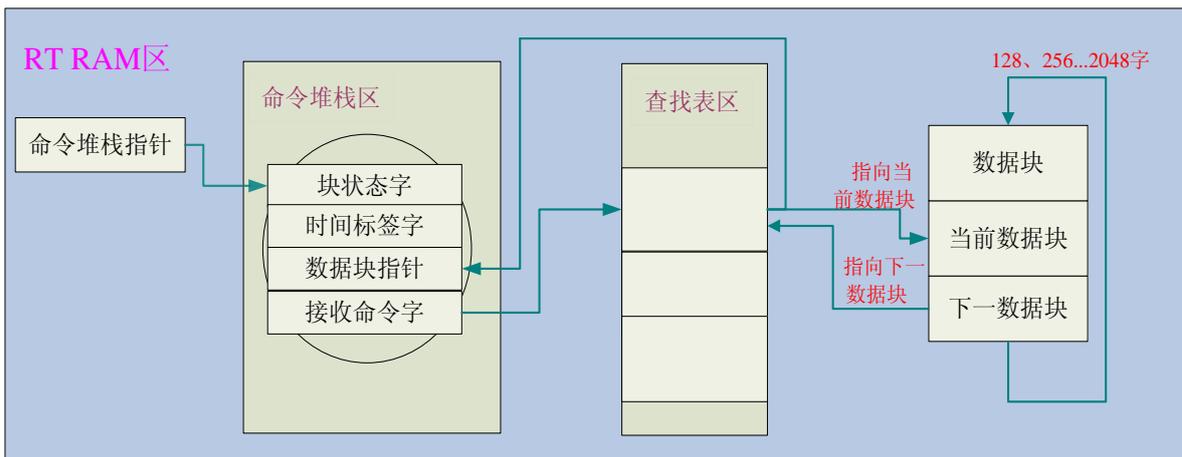


图 23-4 RT 循环缓冲存储器管理

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 72 页 共 95 页

23.5.2.11 RT 双缓冲存储器管理

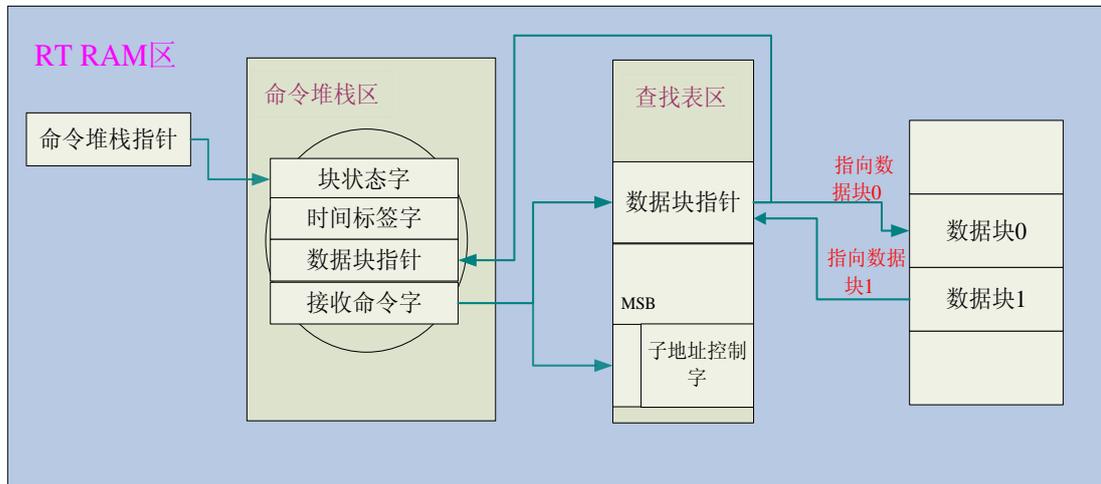


图 23-5 RT 双缓冲存储器管理

23.5.3 BM 总线监视器工作方式

23.5.3.1 BM 存储器地址分配

表 23-36 BM 存储器地址分配

地址 (HEX)	描述
0000	数据 0
0001	数据 0 的属性
0002	数据 1
0003	数据 1 的属性
...	
FFE	数据 2048
FFF	数据 2048 的属性

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 73 页 共 95 页

23.5.3.2 BM 存储器管理

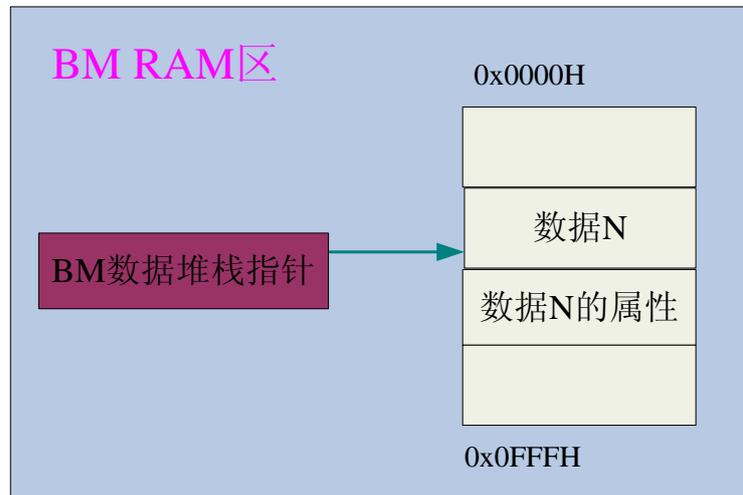


图 23-6 BM 存储器管理

23.5.3.3 时序图

发送波形如 23-7 所示，接收波形如 23-8 所示，数据频率编码关系如 23-9 所示：

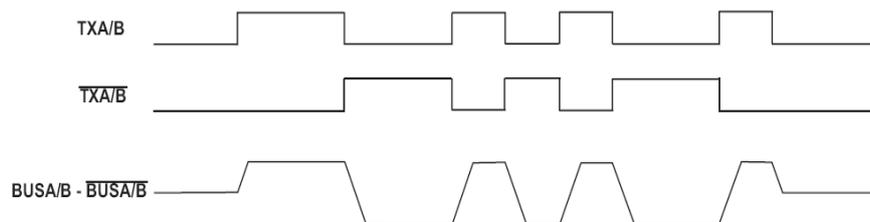


图 23-7 发送波形

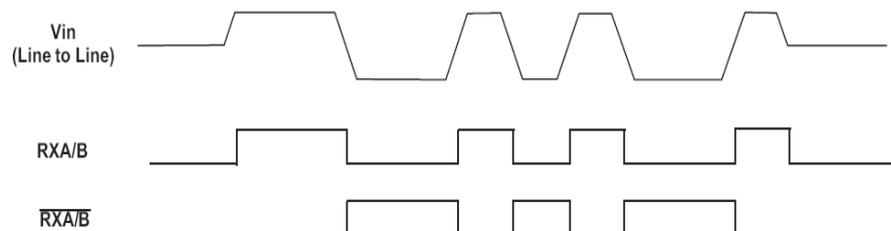


图 23-8 接收波形

	计算机模块 SIP-12A 用户手册 册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 74 页 共 95 页

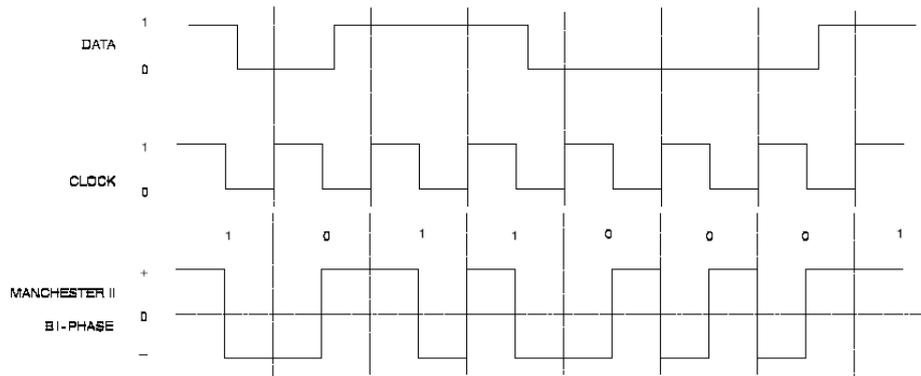


图 23-9 数据频率编码之间的关系

23.6 应用案例

23.6.1 外围接口

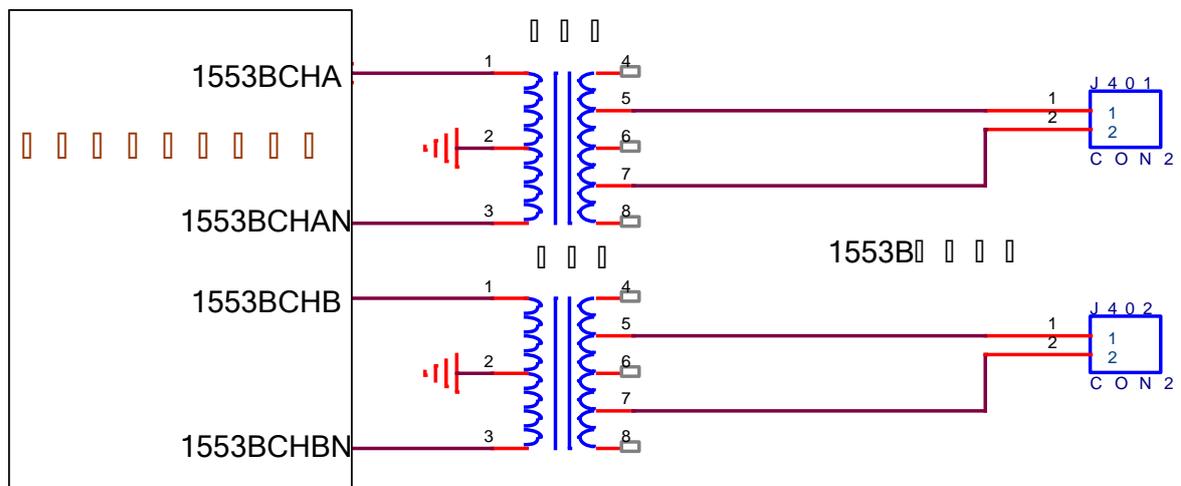


图 23-10 1553B 外围接口原理图

1553B 外围接口原理图主要说明 1553 总线外部接线关系。根据 1553 总线协议要求，中间需要通过一个变压器与外部总线挂接。

23.6.2 BC 总线控制器应用

对于 BC 编程，首先要初始化相应的寄存器以及堆栈指针、消息计数器；然后定义消息的控制字、命令字等；最后启动 BC。需要注意的是 BC 控制字不会在 1553 总线

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 75 页 共 95 页

上传输。BC 的消息格式通过编程 BC 控制字的最低 3 位来控制。

BC 消息帧可以通过查询和中断来进行处理。如果采用查询模式，那么可以查询配置寄存器 1、中断状态寄存器、堆栈指针和消息计数器寄存器。另外，每一条 BC 消息结束后堆栈指针加 4。在嵌入式系统软件处理中，我们应尽量采用中断方式。

流程图如下图所示。程序把 1553B 设置成 BC 总线控制器类型，并且设置消息类型为 BC-RT, RT-BC；一帧两条消息，第一条消息为 BC 往地址为 0，子地址为 5 发送 32 个数据；第二条消息为地址 0，子地址 4 往 BC 发送 32 个数据。

BC 示例程序见附录 B。

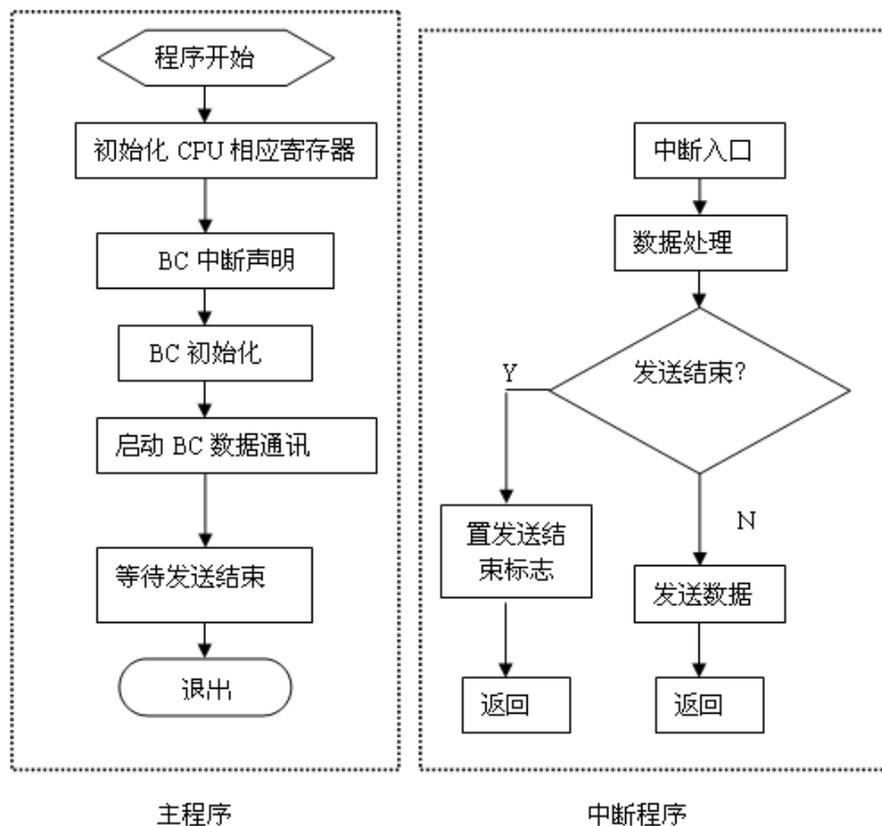


图 23-11 1553B BC 程序流程图

23.6.3 RT 远程终端应用

对于 RT 编程，首先初始化相应的寄存器；然后设置非法区、初始化相应子地址

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 76 页 共 95 页

的查询表及子地址控制字；最后设置配置寄存器 1 使设备处于 RT 模式。此后该设备就处于在线，只要 BC 发送一条消息命令与该设备相关，那么该设备就会做出反映。处理 RT 消息时，这里也有四个字的块描述符，即块状态字、时间标志字、数据块起始地址指针和接收到的 16 位命令字。与 BC 模式一样，要读取接收到的消息，我们应该首先从堆栈指针中读取当前消息的堆栈指针，来分别读出块状态字、时间标志字、上一条消息的块地址和命令字。

流程图如下图所示。程序把 1553B 设置成 RT 远程终端类型，并且设置消息类型为 BC-RT；BC 往 RT 地址 0，子地址为 1，MC32 发送消息，消息的数据长度为 1 个，数据为互为反码的一组数---0x0000 和 0xffff。

RT 示例程序见附录 C。

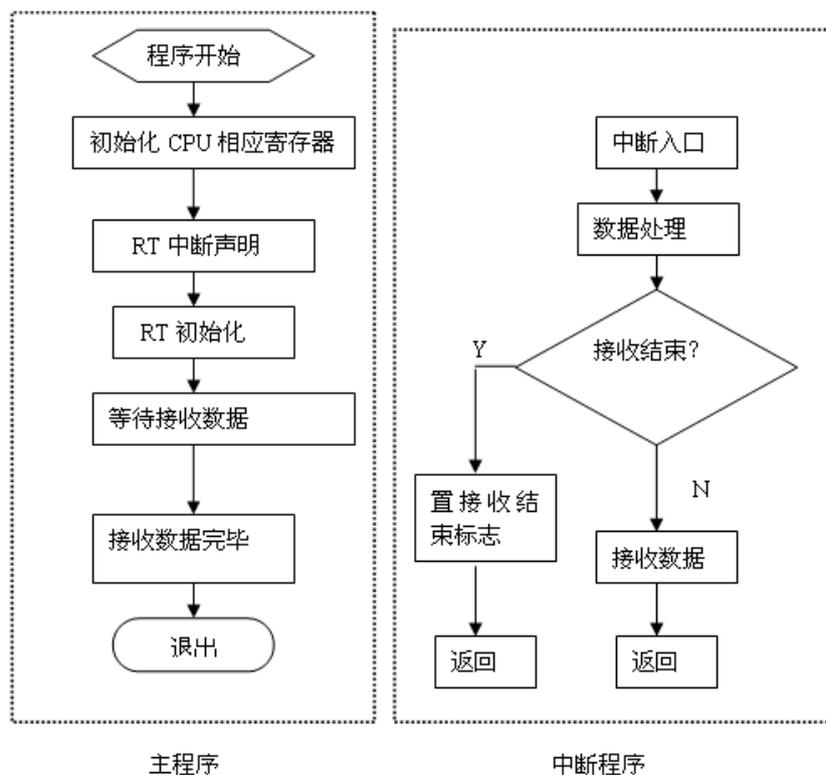


图 23-12 1553B RT 程序流程图

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 77 页 共 95 页

23.6.4 BM 总线监视器应用

对于 BM 编程，首先初始化相应的寄存器,然后启动 BM；BM 启动后，BM 可以监听 1553B 总线（包括 A 和 B 两个通道）上所有的命令字、状态字、数据字。

- 对每个从总线上接收到的数据，BM 都会往 RAM 写入两个数据，其中一个为从总线上接收到的 16 位数据，另一个为该数据的属性（Word Identification）。
- BM 往 RAM 中存储数据和属性时采取顺序循环方式，即每存储一个数据（数据或数据属性），地址递增 1，在 memory 满了之后，又从起始地址开始存储。

流程图如下图所示。程序把 1553B 设置成 BM 类型，接收消息类型 BC→RT0 SA1 MC32 ,判断 BM 接收的数据是否是 BC 发送的数据。

BM 示例程序见附录 D。

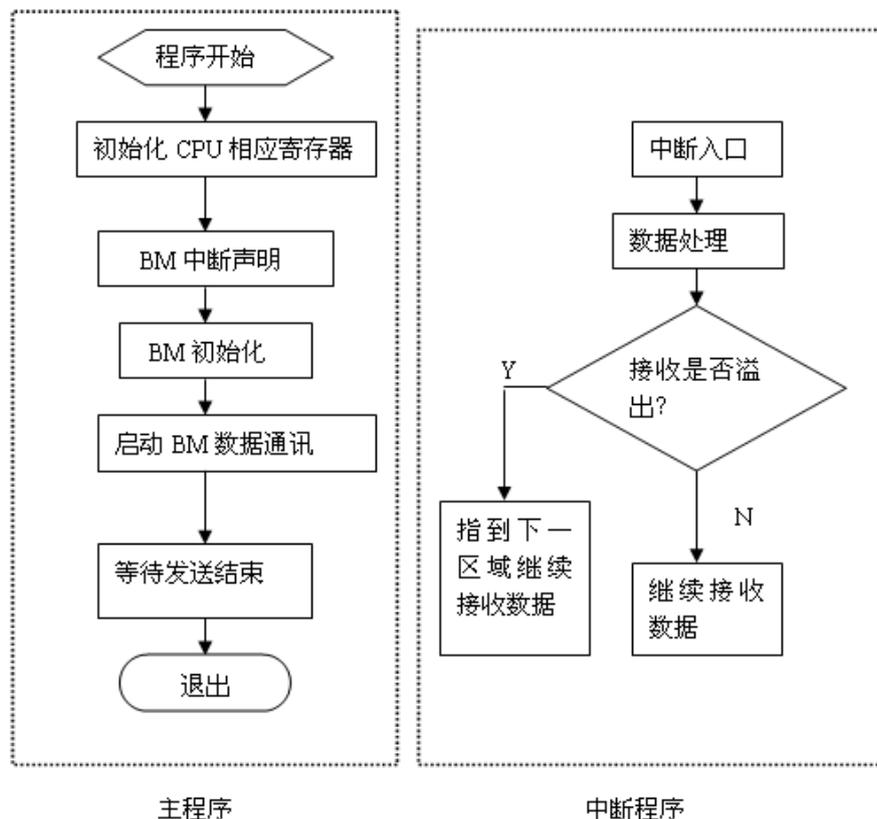


图 23-13 1553B BM 程序流程图

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 78 页 共 95 页

24 电气特性

表 24-1 计算机模块的部分关键参数范围 (Absolute Maximum Ratings)

#	项目	Absolute Maximum Ratings
1	工作环境温度	-40°C ~ +85°C
2	储存环境温度	-65°C ~ +150°C
3	VDDC 对 VSSC 的电压差	-0.5V ~ +2.0V
4	AVDDC 对 AGNDC 的电压差	-0.5V ~ +2.0V
5	VDDH 对 VSSH 的电压差	-0.5V ~ +4.0V
6	AVDDH 对 AGNDH 的电压差	-0.5V ~ +4.0V
7	IO 引脚的输入电平	-0.5V ~ +5.5V
8	流经单个 IO 引脚的电流	-8mA ~ +8mA
9	ESD	2000VHM/200VMM

【注意】 若在实际的应用当中，计算机模块的上述关键参数超出了表 22-1 中的相应范围，则很可能会造成芯片的永久性损坏。

表 24-2 计算机模块的直流 (DC) 特性参数

#	符号 Symbol	描述 Parameter	最小值 Min	典型值 Typ	最大值 Max	单位 Unit	测试条件 Test Condition
1	V _{DDC}	内核电源电压	1.62	1.8	1.98	V	—
2	V _{DDH}	IO 电源电压	3	3.3	3.6	V	—
3	V _{OL}	输出低电平电压	—	—	0.4	V	V _{DDH} =3.0V I _{OL} =8mA
4	V _{OH}	输出高电平电压	V _{DDH} -0.4	—	—	V	V _{DDH} =3.0V I _{OL} =8mA
5	V _{IL}	输入低电平电压	—	—	0.3 V _{DDH}	V	—
6	V _{IH}	输入高电平电压	0.7 V _{DDH}	—	5	V	—

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 79 页 共 95 页

#	符号 Symbol	描述 Parameter	最小值 Min	典型值 Typ	最大值 Max	单位 Unit	测试条件 Test Condition
7	I _{IL}	输入低电平漏电流	-3	—	3	uA	V _{in} =V _{SSH}
8	I _{IH}	输入高电平漏电流	-3	—	3	uA	V _{in} =V _{DDH}
9	I _{STDBY}	Standby 电流	—	—	5	mA	V _{DDH} =3.6V V _{DDC} =1.98V clock pins=0V

25 产品订货信息

表 25-1 计算机模块的订货信息表

产品型号	工作温度范围	封装	级别
OBC-01	-40℃ ~ +85℃	QPF144	工业级

26 附录 A: 寄存器总列表

序号	寄存器名称	地址(OX)	寄存器描述
1	MCFG1	80000000	存储器配置寄存器 1
2	MCFG2	80000004	存储器配置寄存器 2
3	MCFG3	800001d8	存储器配置寄存器 3
4	INT1_MASK&LEVEL	80000090	一级中断屏蔽和优先级配置寄存器
5	INT1_PENDING	80000094	一级中断悬挂寄存器
6	IMNT1_FORCE	80000098	一级中断强制寄存器
7	INT1_CLARE	8000009c	一级中断清除寄存器
8	INT2_MASK	800000b0	二级中断屏蔽寄存器
9	INT2_PENDING	800000b4	二级中断悬挂寄存器
10	INT2_FORCE	800000b4	二级中断强制寄存器
11	INT2_STATUS	800000b8	二级中断状态寄存器
12	INT2_CLARE	800000b8	二级中断清除寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 80 页 共 95 页

序号	寄存器名称	地址(OX)	寄存器描述
13	Extint_config	8000015c	外部中断配置寄存器
14	UART1_data	80000070	普通 UART1 收发数据寄存器
15	UART1_stature	80000074	普通 UART1 状态寄存器
16	UART1_control	80000078	普通 UART1 控制寄存器
17	UART1_prescaler	8000007c	普通 UART1 预分频计数值寄存器
18	UART2_data	80000080	普通 UART2 收发数据寄存器
19	UART2_stature	80000084	普通 UART2 状态寄存器
20	UART2_control	80000088	普通 UART2 控制寄存器
21	UART2_prescaler	8000008c	普通 UART2 预分频计数值寄存器
22	RBR_1	80000140	UART16550-1 接收缓冲寄存器
23	THR_1	80000140	UART16550-1 发送保持寄存器
24	DLL_1	80000140	UART16550-1 时钟分频预置数寄存器低 8 位
25	DLM_1	80000144	UART16550-1 时钟分频预置数寄存器高 8 位
26	IER_1	80000144	UART16550-1 中断控制寄存器
27	IIR_1	80000148	UART16550-1 中断标志寄存器
28	FCR_1	80000148	UART16550-1 FIFO 控制寄存器
29	LCR_1	8000014c	UART16550-1 Line 控制寄存器
30	MCR_1	80000150	UART16550-1 Modem 控制寄存器
31	LSR_1	80000154	UART16550-1 Line 状态寄存器
32	MSR_1	80000158	UART16550-1 Modem 状态寄存器
33	Timer1_value	80000040	通用定时器 1 计数值寄存器
34	timer1_reload	80000044	通用定时器 1 计数重载寄存器
35	timer1_control	80000048	通用定时器 1 控制寄存器
36	timer2_value	80000050	通用定时器 2 计数值寄存器
37	timer2_reload	80000054	通用定时器 2 计数重载寄存器
38	timer2_control	80000058	通用定时器 2 控制寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 81 页 共 95 页

序号	寄存器名称	地址(OX)	寄存器描述
39	Wdog_vaule	8000004C	看门狗定时器计数值寄存器
40	prescaler_value	80000060	通用定时器预分频计数值寄存器
41	prescaler_reload	80000064	通用定时器预分频计数重载寄存器
42	stimerx_control_1	800000d0	专用定时器 1 控制寄存器
43	stimerx_count_1	800000d4	专用定时器 1 计数值寄存器
44	stimerx_reload_1	800000d8	专用定时器 1 计数重载寄存器
45	stimerx_scaler_1	800000dc	专用定时器 1 预分频计数值寄存器
46	stimerx_control_2	800000e0	专用定时器 2 控制寄存器
47	stimerx_count_2	800000e4	专用定时器 2 计数值寄存器
48	stimerx_reload_2	800000e8	专用定时器 2 计数重载寄存器
49	stimerx_scaler_2	800000ec	专用定时器 2 预分频计数值寄存器
50	Gpio_input_status	800000a0	GPIO 输入状态寄存器
51	Gpio_out_status	800000a0	GPIO 输出状态寄存器
52	Gpio_dir	800000a4	GPIO 方向寄存器
53	ENABLE	80000100	专用计数器启动/停止寄存器
54	LATCH	80000104	专用计数器锁存寄存器
55	CLEAR	80000108	专用计数器清除寄存器
56	IRQ_EN_STS	8000010C	专用计数器中断配置及状态寄存器
57	RESULT1	80000110	通道 1 计数结果寄存器
58	RESULT2	80000114	通道 2 计数结果寄存器
59	RESULT3	80000118	通道 3 计数结果寄存器
60	RESULT4	8000011C	通道 4 计数结果寄存器
61	RESULT5	80000120	通道 5 计数结果寄存器
62	RESULT6	80000124	通道 6 计数结果寄存器
63	RESULT7	80000128	通道 7 计数结果寄存器
64	RESULT8	8000012C	通道 8 计数结果寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 82 页 共 95 页

序号	寄存器名称	地址(OX)	寄存器描述
65	RESULT9	80000130	通道 9 计数结果寄存器
66	RESULT10	80000134	通道 10 计数结果寄存器
67	RESULT11	80000138	通道 11 计数结果寄存器
68	RESULT12	8000013C	通道 12 计数结果寄存器
69	AD_CMD1	800000F0	ADC1 命令/配置寄存器
70	AD_STS1	800000F0	ADC1 状态/转换结果寄存器
71	AD_CMD2	800000F4	ADC2 命令/配置寄存器
72	AD_STS2	800000F4	ADC2 状态/转换结果寄存器
73	AD_CMD3	800000F8	ADC3 命令/配置寄存器
74	AD_STS3	800000F8	ADC3 状态/转换结果寄存器
75	AD_CMD4	800000FC	ADC4 命令/配置寄存器
76	AD_STS4	800000FC	ADC4 状态/转换结果寄存器
77	INT_MASK	80050000	I553B 复位寄存器
78	CONFIG1	80050004	I553B 使能寄存器
79	CONFIG2	80050008	I553B 校验算法选择寄存器
80	START_RESET	8005000c	I553B 发送时钟分频寄存器
81	RT_STACK_PNTR	8005000c	I553B 启动发送/接收命令寄存器
82	BM_STACK_PNTR	80050010	I553B 同步标志 FLAG 个数寄存器
83	TIME_TAG	80050014	I553B 发送字节数寄存器
84	INT_STATUS	80050018	I553B 为数据接收开辟的缓冲区的长度寄存器
85	CONFIG3	8005001c	I553B 接收到的帧的数据个数寄存器
86	CONFIG4	80050020	I553B 中断寄存器
87	CONFIG5	80050024	I553B 通道状态寄存器
88	BM_MSG_START	80050028	I553B 站地址 0 寄存器
89	RT_SYS_STATUS	80050030	I553B 站地址 1 寄存器
90	VECTOR_WORD	80050034	I553B 站地址 2 寄存器

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 83 页 共 95 页

序号	寄存器名称	地址(0X)	寄存器描述
91	RT_IN_STATUS	80050038	I553B 站地址 3 寄存器
92	1553B-0 memory space	80054000 ~ 80057fff	I553B 的数据存储空间地址

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 84 页 共 95 页

27 附录 B: BC 示例程序

```

BC.h

#include<stdio.h>

#define INTMASK *(volatile unsigned int*)(0x80000090) //R/W FIRST INT MASK REGISTER
#define INTPEND *(volatile unsigned int*)(0x80000094) //R FIRST INT PEND REGISTER
#define INTFORCE *(volatile unsigned int*)(0x80000098) //W FIRST INT FORCE REGISTER
#define INTCLEAR *(volatile unsigned int*)(0x8000009C) //W FIRST INT CLEAR REGISTER

#define CTRL_RAM_BASE 0X80054000
#define CTRL_REG_BASE 0x80050000

#define INT_MASK 0X0
#define CFG_REG1 0x1
#define CFG_REG2 0x2
#define CFG_REG3 0x7
#define CFG_REG4 0x8
#define CFG_REG5 0x9
#define START_RESET_REG 0x3
#define MN_MN_POINTER 0x4
#define INT_STATUS 0x6
#define RT_STATUS 0xc
#define RT_STATUS_RD 0xe
#define RT_STACK_POINTER 0x3

#define control_word 0x180
// #define command_word ((0<<11)+(1<<10)+(1<<5)+1)
// #define command_word2 ((0<<11)+(1<<5)+1)
#define TR_BIT (1<<10)
#define RT_BUSY_BIT (1<<3)
#define RT_ADDRESS 0xe //rt address is 7

unsigned int rt_recv_pt,rt_send_pt;
unsigned int stack_data0[4]={0x0,0x0,0x320,0x108};
unsigned int stack_data[12]={0x0,0x0,0x320,0x108,
                                0x0,0x0,0x320,0x12e,
                                0x0,0x0,0x320,0x154,

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 85 页 共 95 页

```

};

unsigned int send_pt[32]=
    {
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff,
        0x0000,0xffff,0x0000,0xffff
    };

//unsigned int message[2]={0x180,command_word};
//unsigned int message2[2]={0x180,command_word2};
//declare function
void M1553birq();
void bc_init();
void bc_send_message();
void bc_recv_message();

void delay();
unsigned int send_end_flag,command_word,command_word2,send_num;
unsigned int temp1,temp2;
unsigned int rt_address_count,sub_address_count,data_count,data_count1;

```

```

MAIN.C

#include"bc.h"
main()
{
printf("*****");

printf("\n    bc 控制器 BC 模式测试! ");

printf("\n    BC->RT0 SA5 MC32,RT0 SA4 MC 32");

printf("\n*****");
INTMASK=0;
INTCLEAR=(1<<10);

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 86 页 共 95 页

```

catch_interrupt(M1553birq,10);
delay();
send_end_flag=1;

bc_init();
INTMASK=(1<<10);
delay();
*(volatile unsigned int*)(CTRL_REG_BASE+START_RESET_REG*4)=0x02;
delay();
while(send_end_flag)
{
    M1553birq();
}

////////////////////////////////////////////////////////////////

void M1553birq()
{
    unsigned int i,intsta,pending,message_block_address,message_block_address2,temp1[32],temp2[32],temp;
    // printf("\n coming ");
    pending=INTPEND;
    // temp=0x5555;

    if(pending&1<<10)
    {

        intsta=*(volatile unsigned int*)(CTRL_REG_BASE + INT_STATUS*4);
        *(volatile unsigned int*)( CTRL_REG_BASE + START_RESET_REG*4 )=0x04;
        INTCLEAR = ( 1<<10 );
        for(i=0;i<4;i++);
        bc_send_message();
        delay();
        *(volatile unsigned int*)(CTRL_REG_BASE+START_RESET_REG*4)=0x02;
        delay();
        if(*(volatile unsigned int*)(0x80008420+34*4)!=*(volatile unsigned int*)(0x80008420+33*4))
            printf("\n last data word looped back is wrong!last data word looped back is %x actually!",*(volatile unsigned
int*)(0x80008420+33*4));
        if(((*(volatile unsigned int*)(0x80008420+35*4)>>11)&0x1f)!=((*(volatile unsigned int
*)(0x80008424)>>11)&0x1f))
            printf("\n status received is wrong !status received value is %x",*(volatile unsigned int

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 87 页 共 95 页

```

*)(0x80008420+35*4);
    for(i=0;i<32;i++)
    {
        temp1[i] = *(volatile unsigned int*)(0x80008420+(i+2)*4);
    }
    if(*(volatile unsigned int*)0x80008000!=0x8000)
        printf("\n 块状态字有错, 实际的块状态字是 %x ",*(volatile unsigned int*)0x80008000);
    delay();
    if(*(volatile unsigned int*)(0x800084bc)!=*(volatile unsigned int*)(0x800084c0))
        printf("\n transmit word looped back is wrong !transmit word value is %x actually!",*(volatile unsigned int
*)(0x80008428));
        if(((*(volatile unsigned int*)(0x800084bc)>>11)&0x1f)!=((*(volatile unsigned int
*)(0x800084c0)>>11)&0x1f))
            printf("\n status received is wrong!status received value is %x actually!",*(volatile unsigned int
*)(0x80008428));
        for(i=0;i<32;i++)
        {
            temp2[i]=*(volatile unsigned int*)(0x800084b8+(i+4)*4);
        }
        for(i=0;i<32;i++)
        {
            if(temp1[i]!=temp2[i])
                printf("\n 期望收到的数是%x,实际收到的数是%x",temp1[i],temp2[i]);
        }
    if(*(volatile unsigned int*)0x80008010!=0x8010)
        printf("\n 块状态字有错, 实际的块状态字是 %x ",*(volatile unsigned int*)0x80008010);
    }
}

void bc_init()
{
    unsigned int i,word_count,send_data,control_word_init,command_word_init;
    send_data=0x5555;

    //configure register

    *(volatile unsigned int*)(CTRL_REG_BASE+START_RESET_REG*4) = 0x1; //复位 1553B 寄存器
    *(volatile unsigned int*)(CTRL_REG_BASE+CFG_REG1*4) = 0x38; //设置 BC 模式, 时间标签使能, 重试
使能, 重试两次
    *(volatile unsigned int*)(CTRL_REG_BASE+CFG_REG2*4) = 0x388; // --time tag resolution 2 us

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 88 页 共 95 页

```

*(volatile unsigned int*)(CTRL_REG_BASE+CFG_REG3*4) = 0x000; // --no override mode T/R* error
*(volatile unsigned int*)(CTRL_REG_BASE+CFG_REG4*4) = 0x180; // --1ST retry ALT bus,2ND retry ALT bus
*(volatile unsigned int*)(CTRL_REG_BASE+CFG_REG5*4) = 0x000; //response timeout select=00
*(volatile unsigned int*)(CTRL_REG_BASE+INT_MASK*4) = 0x08; //EOF 消息中断使能

delay();

for(i=0;i<8;i++)
{
    *(volatile unsigned int*)(CTRL_RAM_BASE + i*4) = stack_data[i]; //配置 RAM 堆栈
}

*(volatile unsigned int*)(CTRL_RAM_BASE + (0x100 + 0) *4)=0x0; //program the stack pointer

*(volatile unsigned int*)(CTRL_RAM_BASE + (0x101 + 0) *4)=0xfffd; //发送消息长度是 0xffff 的反码

*(volatile unsigned int*)(CTRL_RAM_BASE+ 0x108*4) = control_word;
*(volatile unsigned int*)(CTRL_RAM_BASE+ 0x109*4) = command_word;
for(i=0;i<4;i++);

//transmit data

for(i=2;i<34;i++)
{
    *(volatile unsigned int*)(CTRL_RAM_BASE+( 0x108+i)*4)=send_data++;
}
delay();
*(volatile unsigned int*)(CTRL_RAM_BASE+ 0x12e*4) = control_word;
*(volatile unsigned int*)(CTRL_RAM_BASE+ 0x12f*4) = command_word1;
for(i=0;i<4;i++);
}

void bc_send_message()
{
    unsigned int i,word_count,send_data, control_word_init,command_word_init;
    unsigned int message_block_address,block_state,send_data2,message_block_address1;
    // delay();
    message_block_address = *(volatile unsigned int*)((CTRL_RAM_BASE + (4*0 + 3)*4)*4 +
CTRL_RAM_BASE;

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 89 页 共 95 页

```

// temp1=message_block_address;
// printf("\n is %x", (volatile unsigned int *)message_block_address);
delay();
*(volatile unsigned int *)(message_block_address)=control_word;
*(volatile unsigned int *)(message_block_address+4)=command_word;
for(i=2;i<34;i++)
{
    *(volatile unsigned int *)(message_block_address+i*4)=send_pt[i-2];
}
for(i=0;i<4;i++);
message_block_address1 = *(volatile unsigned int *)((CTRL_RAM_BASE + (4*1 + 3)*4)*4 +
CTRL_RAM_BASE;
*(volatile unsigned int *)(message_block_address1)=control_word;
*(volatile unsigned int *)(message_block_address1+4)=command_word1;
for(i=0;i<4;i++);
}

void delay()
{
    unsigned int i;
    for(i=0;i<0xffff;i++);
}

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 90 页 共 95 页

28 附录 C: RT 示例程序

```

RT.H

#include<stdio.h>

#define IRQMP_BASE          0x80000200
#define INTMASK             *(volatile unsigned int *) (IRQMP_BASE+0x40) //R/W  FIRST INT MASK REGISTER
#define INTPEND             *(volatile unsigned int *) (IRQMP_BASE+0x4) //R  FIRST INT PEND REGISTER
#define INTFORCE            *(volatile unsigned int *) (IRQMP_BASE+0x8) //W  FIRST INT FORCE REGISTER
#define INTCLEAR           *(volatile unsigned int *) (IRQMP_BASE+0xc) //W  FIRST INT CLEAR REGISTER
#define CTRL_RAM_BASE      0X80054000
#define CTRL_REG_BASE      0X80050000
#define INT_MASK           0X0
#define CFG_REG1           0x1
#define CFG_REG2           0x2
#define CFG_REG3           0x7
#define CFG_REG4           0x8
#define CFG_REG5           0x9
#define START_RESET_REG   0x3
#define MN_MN_POINTER     0x4
#define INT_STATUS         0x6
#define RT_STATUS          0xc
#define RT_STATUS_RD      0xe
#define RT_STACK_POINTER  0x3
#define RT_ADDRESS 0xe //地址 7

unsigned int add_data[] = {
0x100,0x141,0x142,0x143,0x144,0x145,0x146,0x147,0x148,0x149,
0x14a,0x14b,0x14c,0x14d,0x14e,0x14f,0x150,0x151,0x152,0x153,
0x154,0x155,0x156,0x157,0x158,0x159,0x15a,0x15b,0x15c,0x15d,
0x15e,0x161,0x162,0x163,0x164,0x165,0x166,0x167,0x168,0x169,
0x16a,0x16b,0x16c,0x16d,0x16e,0x16f,0x170,0x171,0x172,0x173,
0x174,0x175,0x176,0x177,0x178,0x179,0x17a,0x17b,0x17c,0x17d,
0x17e,0x187
};

unsigned int dat_data[] = {
0x000,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,
0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 91 页 共 95 页

```

0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,
0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,
0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,0x260,
0x260,0x260
};
unsigned int send_pt[32]=
{
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff,
0x0000,0xffff,0x0000,0xffff
};
void rt_init();
void M1553birq();
void rt_recv_message();
void rt_send_message();
void delay();

unsigned int
rt_recv_num,rt_address,rt_recv,rt_right_recv,rt_error_recv,recv_end_flag,command_word,word_count,num_count;
unsigned int
send_end_flag,recv_end_flag,rt_address_count,sub_address_count,stack_offset,stack_offset1,count,temp1[32],count;

```

```

MAIN.C
#include"rt.h"
main()
{
printf("*****");
printf("\n  BC 控制器 RT 模式测试! ");
printf("\n  BC-->RT0  SA1 MC32 RT0 SA1 MC32-->BC");
printf("\n*****");
INTMASK=0;
INTCLEAR=(1<<10);
catch_interrupt(M1553birq,10);
delay();

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 92 页 共 95 页

```

send_end_flag=1;
rt_rcv_num=0;
rt_address_count=0;
sub_address_count=1;
num_count=1;
count=0;
INTMASK=(1<<10);
rt_init();
delay();
while(send_end_flag);
void M1553birq()
{
unsigned int i=0,intsta,pending,message_block_address,message_block_address2,send_dat=0x5555,ww,temp2[32];
pending=INTPEND;
if(pending&1<<10)
{
intsta=*(volatile unsigned int*)(CTRL_REG_BASE+INT_STATUS*4);
*(volatile unsigned int*)(CTRL_REG_BASE+START_RESET_REG*4)=0x04;
INTCLEAR=(1<<10);
if(intsta&0x01)
{
rt_rcv_num++;

if(rt_rcv_num<123008)
{
rt_rcv_message();
delay();//
for(i=0;i<count;i++)
{
if(temp1[i]!=*(volatile unsigned int*)(CTRL_RAM_BASE+(0x260+i)*4))
{
printf("\n 期望收到的数是 %x, 实际收到的数是 %x",temp1[i],*(volatile unsigned int
*)(CTRL_RAM_BASE+(0x260+i)*4));
}
}
if(*(volatile unsigned int *)0x80008000 !=0x8000)
{
printf("\n  RT 模式块状态字有错");
printf("\n 实际的块状态字是%x",*(volatile unsigned int *)0x80008000);
}
}
}
}

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版 次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页 码	第 93 页 共 95 页

```

}
}
void rt_init()
{
    unsigned int i,send_data;
    send_data=0x5555;
        //configure register
        *(volatile unsigned int *)( CTRL_REG_BASE+START_RESET_REG*4)=0x1;    //复位 1553B 寄存器
        *(volatile unsigned int *)( CTRL_REG_BASE+CFG_REG1*4)=0x8780;    //设置 RT 模式, 时间标签
使能, 重试使能, 重试两次
        *(volatile unsigned int *)( CTRL_REG_BASE+CFG_REG2*4) = 0x388; // --time tag resolution 2 us
        *(volatile unsigned int *)(CTRL_REG_BASE+ CFG_REG3*4) = 0x000; // --no override mode T/R*
error
        *(volatile unsigned int *)(CTRL_REG_BASE+ CFG_REG4*4) = 0x0188; // --1ST retry ALT bus,2ND
retry ALT bus
        *(volatile unsigned int *)(CTRL_REG_BASE+CFG_REG5*4) = 0x6400x0; //set RT ADDRESS
0,TIME OVERRIDE ANSWER 130us
        *(volatile unsigned int *)( CTRL_REG_BASE+INT_MASK*4)=0x0001;    //EOM 消息中断使能
delay();
    printf("\n 配置堆栈");
        for(i=0;i<62;i++)
        {
            *(volatile unsigned int *)(CTRL_RAM_BASE + add_data[i]*4) = dat_data[i];//配置 RT 工作模式
        }
        for (i=0;i<32;i++)    //fill the receive buffer
        {
            *(volatile unsigned int *)(CTRL_RAM_BASE + (0x260 + i)*4)= send_data++;
        }
    printf("\n 初始化结束! ");
}
void rt_recv_message()
{
    unsigned int i,k,block_state,data_address,temp,tr_bit,send_data;
    //get block stack message
    delay();
    stack_offset1=*(volatile unsigned int *)(CTRL_REG_BASE+RT_STACK_POINTER*4)-4;
    data_address=*(volatile unsigned int *)(CTRL_RAM_BASE+(stack_offset1+2)*4);
    command_word=*(volatile unsigned int *)(CTRL_RAM_BASE+(stack_offset1+3)*4);
    send_data=0x6666;
    count=0;
    word_count=command_word&0x1f;

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 94 页 共 95 页

```

tr_bit=command_word>>10;
sub_address_count=(command_word>>5)&0x1f;
rt_address_count=(command_word>>11)&0x1f;
if(word_count==0)
    word_count=32;
    if(word_count==32)
        num_count=32;
}
void delay()
{
    unsigned int i;
    for(i=0;i<0xffff;i++);
}

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 95 页 共 95 页

29 附录 D: BM 示例程序

```

BM.H

unsigned short buffer[4000];
unsigned int buf_pt,stack_pt;
extern unsigned int buf_pt,stack_pt,cmd_pt;
extern unsigned short buffer[4000];

extern void init_bm();
extern void monitor_message_proc();

#define M1553_RAM_BASE 0X80054000
#define M1553_REG_BASE 0X80050000

#define INT_MSK      0x0
#define CFG_REG1 0x1
#define CFG_REG5 0x9
#define START_RES_REG 0x3
#define MN_MESS_POINTER 0x4
#define INT_STA 0x6

```

```

MAIN.C

#include <stdio.h>
#include "1553.h"
#include "bm.h"

void init_bm()
{
    buf_pt = 0;
    stack_pt = 0;

    //RESET then monitor
    *(volatile unsigned int *) (M1553_REG_BASE + (START_RES_REG*4)) = 0x1;

    //set configure register 1;set to bm mode
    *(volatile unsigned int *) (M1553_REG_BASE + CFG_REG1*4) = 0x5000;

```

	计算机模块 SIP-12A 用户手册	编写日期	2018-6-28
		版次	A1
文件编号	ORBITA/SY-OBC01-UMM-01	页码	第 96 页 共 95 页

```

//enable "end of message" interrupt
*(volatile unsigned int*)(M1553_REG_BASE + (INT_MSK*4)) = 0x0001;

printf("\nBus monitor started!\n");

//start the bus controller
*(volatile unsigned int*)(M1553_REG_BASE + START_RES_REG*4) = 0x2;

}

void monitor_message_proc()
{
    unsigned int mess_base;

    {
        //read the current message pointer
        mess_base = *(unsigned int*)(M1553_REG_BASE + MN_MESS_POINTER*4);
        if (stack_pt > mess_base)
        {
            stack_pt = 0;
        }

        while(stack_pt < mess_base)
        {
            buffer[buf_pt] = *(unsigned short*)(M1553_RAM_BASE + stack_pt*4 + 2);
            buf_pt++;
            stack_pt++;
        }
    }
}

```